

RETIFICADOR TRIFÁSICO DE 12 PULSOS COM TRANSFORMADOR DELTA-POLIGONAL E CONVERSORES SEPIC (SINGLE-ENDED PRIMARY INDUCTOR CONVERTER) COM ISOLAÇÃO GALVÂNICA

Antônio O. Costa Neto, Rodolfo R. Godoi, Luiz Carlos Gomes de Freitas

Núcleo de Pesquisa em Eletrônica de Potência (NUPEP)

Universidade Federal de Uberlândia (UFU)

Faculdade de Engenharia Elétrica (FEELT)

Uberlândia - Minas Gerais

e-mails: antonio.costaneto@hotmail.com, rodolfoeletricaufu@gmail.com, lcfreitas@yahoo.com.br

Resumo - Com o constante aumento de componentes eletrônicos inseridos nas diversas áreas da indústria, torna-se evidente a preocupação com elevados distúrbios harmônicos na qualidade da energia. Baseado nisso, esse trabalho tem a finalidade de apresentar uma das alternativas viáveis que contribui em reduzir esse problema, desenvolvendo dois conversores SEPIC processando 50% da potência requerida pela carga, com isolação galvânica e operando em condução contínua. Atua no sistema como um pré-regulador do fator de potência através da utilização de um transformador com conexão delta poligonal que proporciona o defasamento necessário entre cada módulo, auxiliando na mitigação de componentes harmônicas de baixa ordem, além de proporcionar os 12 pulsos nas correntes de entrada do transformador, elevando consideravelmente o fator de potência do sistema. Foi abordado conjuntamente no projeto o desenvolvimento da malha de controle do conversor SEPIC abordando duas estratégias de controle utilizando um PI (Proportional integral) para imposição das formas de onda da corrente do indutor de entrada e da tensão de saída do módulo, proporcionando um barramento CC na saída.

Palavras-Chave - Fator de Potência, Histerese, *PSIM*[®], PI, Retificadores Multipulsos, SEPIC.

RECTIFIER PHASE OF 12 PULSES AND SEPIC CONVERTERS (SINGLE- ENDED PRIMARY INDUCTOR CONVERTER) WITH GALVANIC ISOLATION

Abstract - With the steady increase of electronic components inserted in various areas of industry today, it is clear the concern with high harmonic disturbances in power quality; based on that, this work has the purpose of presenting one of the viable alternatives that contributes to reducing this problem, developing two SEPIC converters processing 50 % of the power required by the load, with galvanic isolation and operating in continuous

conduction. Acts in the system as a pre - regulator power factor by using a transformer with a polygonal delta connection that provides the phase shift required between each module, helping to mitigate harmonic components of low order, in addition to providing the 12 pulses in the current input transformer, significantly increasing the system power factor. It was discussed together in the project development of the control loop of the SEPIC converter by PI project (Proportional integral) voltage control and current to impose the waveform of the input inductor current and the module output voltage providing a DC bus in the output.

Keywords - Power Factor, Hysteresis, *PSIM*[®], PI, Multipulse Rectifiers, SEPIC.

I. INTRODUÇÃO

Atualmente, vivemos uma realidade repleta de dispositivos eletrônicos que contribuem de forma bastante positiva no que diz respeito às melhorias na qualidade de vida, podemos encontrar normalmente consumidores (de diversas classes), também residenciais, com cargas comandadas eletronicamente, tais como microondas, computadores e periféricos, diversos aparelhos de TV e de áudio, em uma gama bastante vasta de eletrodomésticos.

O contínuo crescimento dos dispositivos eletrônicos, que acabam acarretando em um problema bastante conhecido na literatura, que é a característica não-linear das cargas, ou seja, não requerem a corrente elétrica constantemente ou não acompanham a relação de tensão x corrente intrinsecamente linear, por exemplo; cargas resistivas, mas proporcionam apenas picos de energia em determinados momentos.

Dependendo da topologia do conversor eletrônico empregado, a corrente de entrada é disparada em determinado período ou ângulo da oscilação senoidal. Com isto, as cargas eletrônicas acabam por distorcer a forma de onda (tensão e corrente) que lhe é entregue e como consequência gerando distúrbios na rede de energia elétrica.



XIV CEEL - ISSN 2178-8308
03 a 07 de Outubro de 2016
Universidade Federal de Uberlândia - UFU
Uberlândia - Minas Gerais - Brasil

Torna-se evidente a preocupação com os elevados distúrbios harmônicos de corrente e tensão na qualidade da energia, causando os mais variados tipos de impactos negativos nos dispositivos[4], entre eles:

- Aparecimento eventual de sobretensões e sobrecorrentes nos sistemas, o que pode fatalmente ocasionar distúrbios como sobreaquecimento, aumento das perdas nos equipamentos, diminuição do rendimento e vida útil;
- Ocorrência de ressonância em capacitores, o que irá elevar os valores de tensão e correntes no equipamento a níveis inadequados;
- Mal funcionamento nos circuitos de detecção de passagem por zero da tensão, devido à ruídos espúrios de tensão.

Os efeitos da alta distorção harmônica no sistema são extremamente danosos às redes elétricas e/ou equipamentos que dela dependem. Esses efeitos motivam a busca por soluções dentro da área de eletrônica de potência.

Em aplicações industriais de alta potência, são utilizados retificadores trifásicos. Em sua maioria, não utilizam técnicas de filtragem de harmônicas de corrente tais como a correção do fator de potência (PFC – Power Factor Correction). Em consequência disso, injetam elevado conteúdo harmônico de corrente na rede, baixo FP e elevada ondulação de tensão de saída.

Os conversores ou retificadores multipulsos ressurgem como uma técnica passiva para melhorar a qualidade de energia na rede elétrica. Eles proporcionam baixa distorção harmônica total de corrente (DHTi), resultando um elevado fator de potência (FP) e baixa ondulação na tensão de saída. São conversores com mais de seis pulsos na corrente drenada para a rede. Constituídos por um transformador especial isolado ou não e por pontes retificadoras trifásicas (pontes de Graetz), podem apresentar 12, 18, 24 ou mais pulsos, múltiplos de seis.

Os conversores de 12 pulsos eliminam todos os harmônicos pares e os ímpares, exceto das ordens $n.12 \pm 1$ ($n=1, 2, 3...$). Conversores de 12 pulsos apresentam em geral fator de potência de 0,98 e DHTi de aproximadamente 14 %.

Uma maneira clássica de se obter um retificador de 12 pulsos é utilizando as conexões: primário em Delta (Δ) e secundários em Delta (Δ) e Estrela (Y), obtendo assim, a defasagem natural de 30° entre os dois sistemas trifásicos. Na figura 1 é apresentado um conversor de 12 pulsos com pontes em série e a forma de onda da tensão e corrente de entrada.

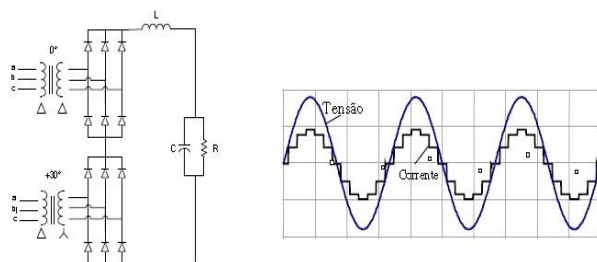


Fig. 1. Conversor 12 pulsos com pontes em série

Conexões não-isoladas, baseadas em autotransformadores, são conhecidas na literatura por processarem uma pequena fração da potência requerida pela carga localizada no barramento CC, o que permite significativa redução das dimensões do núcleo magnético [2]. Estas conexões são bastante atrativas quanto ao peso e volume e custo final do conversor e tornam-se uma opção viável quando não há necessidade da carga ser isolada. Uma desvantagem destas conexões especiais é o grande número de enrolamentos que se necessita para obter as tensões secundárias (principalmente para topologias além de 30 pulsos). Isto pode ser particularmente impeditivo em linhas de produção em larga escala.

Os retificadores trifásicos passivos, quando associados a estágios reguladores CC - CC, como estágios *Boost* ou *SEPIC* (*Single Ended Primary Inductor Converter*), resultam em conversores híbridos. Conversores com correção ativa do fator de potência *PFC* (*Power Factor Correction*) reduzem significativamente os harmônicos produzidos em retificadores trifásicos de seis pulsos corrigindo o fator de potência na entrada da rede [1]. Além disso, estes conversores possuem adaptabilidade a diferentes tensões de linha devido à possibilidade de se aplicar técnicas de controle de tensão e corrente. O controle destes conversores muitas vezes é complexo, gerando custos elevados de implementação.

A técnica PFC é também chamada de Emulador de Resistência, pois a forma de onda da corrente resultante é semelhante à de um resistor, utilizando a equação clássica da correção do fator de potência como o cosseno do ângulo de fase da tensão e corrente. Porém, com a utilização do transformador de 12 pulsos, ele melhora o comportamento harmônico de forma satisfatória, se aproximando do formato senoidal, além de ser uma alternativa mais viável tendo em vista que o emprego de estratégias de controle de tensão e corrente para corrigir o fator de potência são mais caras e complexas de serem implementadas, é valido ressaltar que quanto maior a quantidade de pulsos que fornecem os retificadores de multipulsos menor será a distorção harmônica de tensão e corrente no sistema, logo a mesma se torna eficaz dependendo do tipo de aplicação.

No estágio intermediário, é utilizado o conversor SEPIC com isolamento galvânica para elevação da tensão, operando com duas estratégias de controle, possibilitando a regulação de tensão e a imposição da forma de onda da corrente de entrada do conversor.

O trabalho consiste em explicar o funcionamento de cada estágio do conversor multipulso proposto, assim como também analisar as características entre as duas estratégias de controle propostas.

II. TRANSFORMADOR DE 12 PULSOS

O transformador da entrada situa-se entre o estágio retificador e a rede elétrica como é apresentado na figura 3, ele funciona com o primário conectado em delta, e dois secundários conectados em polígono. Nessa conexão as tensões de linha do primário em relação ao secundário podem ter comportamento abaixador ou elevador, o defasamento é produzido a partir da diferença das relações de transformação de $L1$ e $L4$, $L3$ e $L6$, $L2$ e $L5$ com relação a $L1$ e $L4'$, $L3$ e $L6'$, $L2$ e $L5'$. O defasamento positivo e negativo se dá através

da inversão da polaridade dos enrolamentos auxiliares $L4', L5', L6', L7', L8'$ e $L9'$, gerando dois sistemas trifásicos isolados e defasados de 30° entre si, os vetores resultantes geram um sistema delta defasado no modo elevador, essa conexão alimenta dois módulos retificadores independentes, afim de proporcionar os 12 pulsos para a rede, cujas correntes de linha são formadas pelo componente fundamental e pelos componentes harmônicos de ordens $k.n+1$ (sendo $k=1,2,3,\dots$ e $n=12$), garantindo o isolamento galvânico entre a rede e a carga [5].

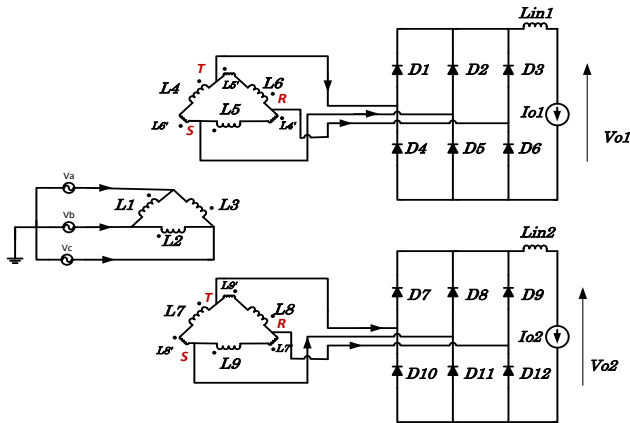


Fig. 2. Conexão $\Delta/P-P$ de 12 pulsos.

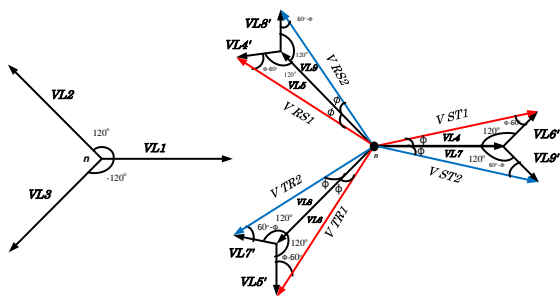


Fig. 3. Diagrama Fasorial da conexão delta poligonal para transformador elevador.

O diagrama fasorial da conexão poligonal é apresentado na figura 3, onde as relações entre as tensões são obtidas através de:

$$\frac{V_{RS1}}{\text{sen}(120^\circ)} = \frac{V_{L6'}}{\text{sen}(\Phi)} = \frac{V_{L4}}{\text{sen}(60^\circ - \Phi)} \quad (1)$$

$$\frac{V_{L1}}{V_{L4}} = \frac{N_{L1}}{N_{L4}} = K1 \quad \frac{L_{L1}}{L_{L4}} = K1^2 \quad (2)$$

$$\frac{V_{L1}}{V_{L7}} = \frac{N_{L1}}{N_{L7}} = K2 \quad \frac{L_{L1}}{L_{L7}} = K2^2 \quad (3)$$

III. CONVERSOR SEPIC PROPOSTO

O conversor *SEPIC* proposto age no sistema como um pré-regulador do fator de potência, possuindo diversas vantagens no que se refere à flexibilidade de operar como um elevador ou um abaixador de tensão e à facilidade de isolamento em alta frequência entre a entrada e a saída. Além disso, o conversor *SEPIC* se comporta como um conversor *BOOST* na entrada, com um indutor mantendo a corrente de entrada com baixa ondulação e contribuindo com o fator de potência, e também

se comporta como um conversor *FLYBACK* na saída garantindo assim a isolamento em alta frequência e oferecendo simultaneamente, múltiplas saídas ao conversor e uma flexibilidade maior no que diz respeito ao ganho estático do conversor uma vez que alterando o número de espiras no secundário dos indutores acoplados tem-se um ajuste maior do nível de tensão na saída.

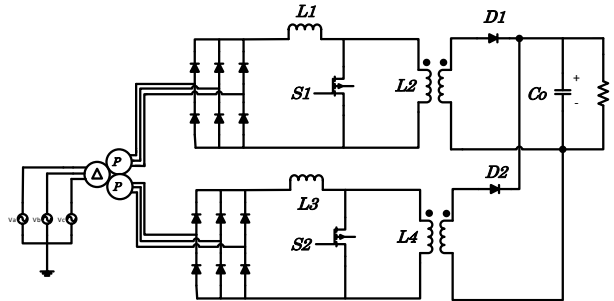


Fig. 4. Retificador de 12 pulsos com conversores *SEPIC* isolados

A Figura 4 é apresentado dois conversores *SEPIC* com isolamento galvânico utilizando indutores acoplados que é usada quando dois circuitos têm que se comunicar e em virtude disso, tem-se a necessidade de se utilizar uma maior proteção contra ruídos e correntes indesejadas no secundário do transformador, basicamente tem o mesmo funcionamento topológico de um conversor *SEPIC* clássico, entretanto apresenta algumas características pertinentes como:

- Atenuar interferências que possam causar danos ou distúrbios aos circuitos ligados na saída do transformador;
- Proteger contra eventuais curtos-circuitos;
- Proteção contra picos elevados de corrente na entrada do conversor *SEPIC*.

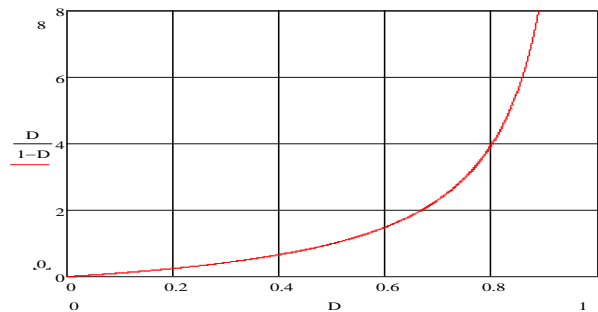


Fig. 5. Gráfico do ganho estático do conversor *SEPIC* em MCC

Na Figura 5 mostra o comportamento do ganho estático em função da razão cíclica operando no modo de condução contínuo, observa-se que em valores de razão cíclica maiores que 0,8 eleva-se consideravelmente o ganho.

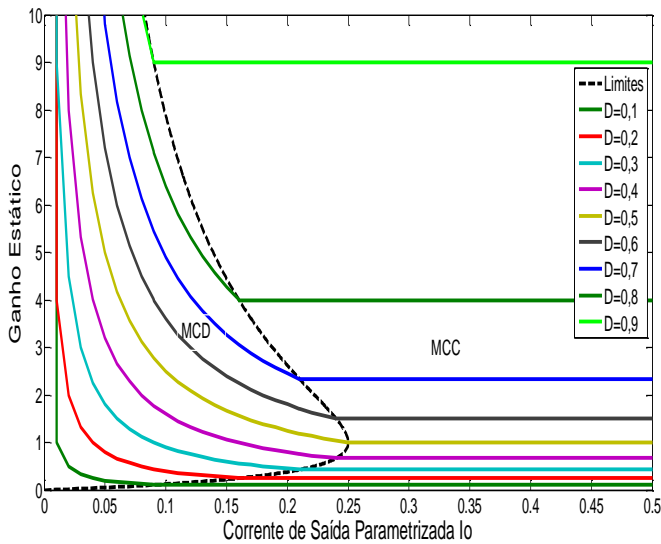


Fig. 6. Gráfico do ganho estático em função da corrente de saída parametrizada do conversor SEPIC

Devido às restrições iniciais do controle proposto, foi definido que o conversor operará no modo de condução contínuo, analisando a figura 6, evidenciam-se os limites da descontinuidade e continuidade do protótipo[3], onde a região da esquerda demarcada está a região de operação descontínua e na região direita estão os pontos de operação em regime contínuo, onde a corrente média de saída máxima parametrizada é 0,25 para uma razão cíclica (D) de 0,5, sendo que a partir da região de condução contínua, ela terá sua razão cíclica constante. De maneira geral, a indutância equivalente do sistema é um dos parâmetros principais que determinam o modo de operação do conversor.

IV. PRINCÍPIO DE OPERAÇÃO

Os dois módulos, por estarem operando defasados em virtude da ação do transformador de doze pulsos, possuem quatro etapas de operação:

A. Etapas de operação

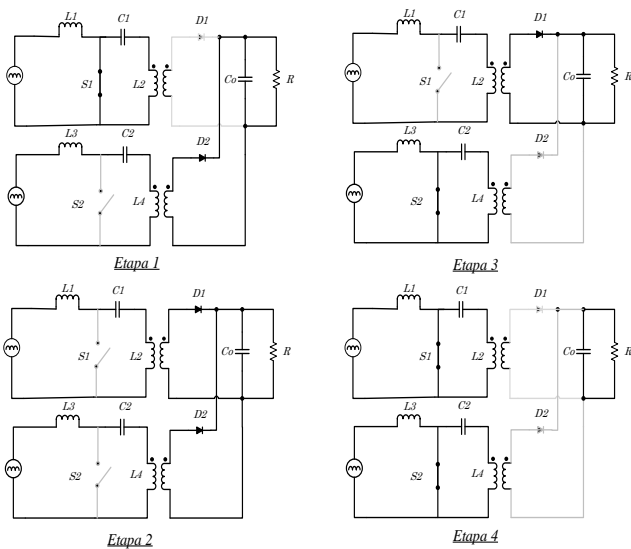


Fig. 7. Etapas de operação do circuito de potência proposto

Etapa 1: Nesta etapa a chave auxiliar S1 está fechada. A corrente nos indutores L1 e L2 cresce linearmente, enquanto o diodo D1 permanecer reversamente polarizado, o capacitor de saída descarrega a energia para a carga. No segundo conversor, a chave auxiliar S2 está aberta e o diodo D2 conduz, a energia acumulada pelos indutores L3 e L4 na etapa anterior é transferida para a carga e para o capacitor de saída.

Etapa 2: Nesta etapa, as chaves S1 e S2 dos conversores estão abertas e a corrente que flui no capacitor C0 assume seu maior valor em virtude da descarga dos quatro indutores.

Etapa 3: Nesta etapa o diodo D2 volta a ficar reversamente polarizado, sendo que a corrente de saída volta a ser proveniente do primeiro conversor que está na etapa de chave aberta.

Etapa 4: A chave S1 e S2 estão fechadas, a corrente dos quatro indutores cresce linearmente fazendo com que toda a energia entregue a carga nesta etapa seja proveniente do capacitor de saída.

V. ESTRATÉGIA DE CONTROLE PROPOSTA

Com a intenção de manter o barramento CC na saída, perturbando a corrente de entrada do indutor foram estabelecidas duas técnicas de controle para a imposição da forma de onda da corrente de entrada e tensão de saída do conversor, considerando que toda potência processada na carga se divide nos dois conversores SEPIC, não havendo a necessidade de um controle para o processamento da potência. Foram elaboradas duas estratégias de controle, a primeira, um controlador proporcional integral (PI) com modulação por histerese constante para controlar a tensão de saída e impor uma corrente de entrada constante em virtude de uma frequência de chaveamento variável com uma faixa de frequência entre 40kHz à 50kHz, e a segunda, foi adicionada uma malha de corrente no intuito de impor a forma de onda na corrente, porém com modulação por largura de pulso (PWM) que fixa a frequência de chaveamento em 50kHz e facilita o dimensionamento dos componentes de potência. Foi feita a modelagem matemática do conversor proposto utilizando o método de espaço de estados e, logo depois, foi feita a simulação do circuito no MATLAB®/simulink, aplicando-se degrau de carga para verificar o desempenho dinâmico do sistema. Histerese Constante

O controle por histerese constante é atrativo devido a simplicidade e rapidez na resposta, porém possui limitações como a operação somente em modo de condução contínuo e a geração de uma frequência de chaveamento variável.

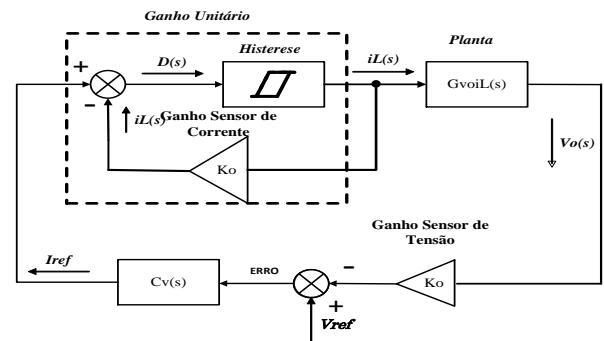


Fig. 8. Malha de Controle com controle por histerese constante.

Como observado na figura 8, o controle baseia-se em um único controlador PI que irá impor para a modulação por histerese uma referência de corrente em virtude da variação do erro em regime permanente da tensão de saída pela referência de tensão imposta, este sinal é comparado com a corrente instantânea da entrada do indutor, no intuito de manter a forma de onda na referência. A modulação irá ocorrer partir de uma faixa de operação (ΔH) estipulada através das resistências presentes na realimentação positiva do amplificador operacional.

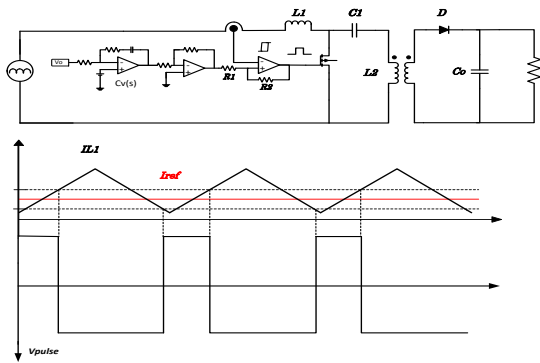


Fig. 9. Esquema Analógico do controle por histerese constante.

$$\Delta H = \pm \frac{R1}{R1 + R2} \cdot V_{cc} \quad (4)$$

A. Modulação por PWM

A malha de controle por PWM foi proposta com a adição da malha de corrente da entrada do conversor SEPIC, cuja intenção principal é gerar uma frequência fixa de chaveamento e controle da tensão de saída pela variação da corrente de entrada. Na figura, é apresentado o diagrama de blocos do controle proposto:

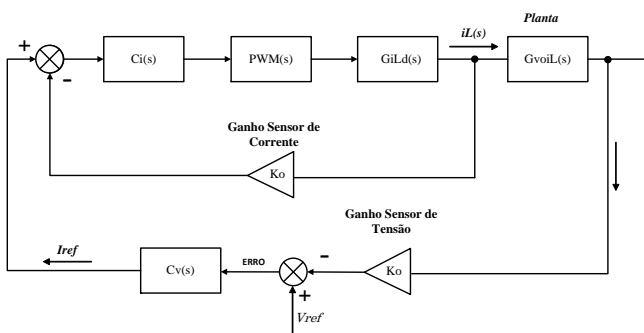


Fig. 10. Malha de Controle com controle de PWM.

VI. PROJETO DOS COMPENSADORES DO CONVERSOR CC-CC

Inicialmente, para o projeto e implementação dos controladores analógicos, são projetados os componentes de potência de acordo com as especificações do projeto. O conversor trabalha em MCC, sendo necessário aumentar a indutância equivalente do sistema, trabalhando com uma taxa

de ondulação da corrente de entrada de 15% e da tensão de saída menor que 2.5%, foram levados em consideração os seguintes parâmetros:

Tabela I - Especificações do conversor implementado

Parâmetros	Valores
Indutores L1 e L3	10mH
Indutores L2 e L4	3mH
Capacitores C1 e C2	2,2uF
Capacitor Co	470uF
Tensão de Saída	400V
Tensão de Entrada	311V
Razão Cíclica (D)	0,56
Frequência de Chaveamento	50kHz

Utilizando os parâmetros adotados, os compensadores PI são projetados através da plataforma de software MATLAB®, por meio da análise dinâmica do comportamento da função de transferência da planta no lugar das raízes e a resposta ao degrau.

VII. RESULTADOS DE SIMULAÇÃO

Realizando as etapas de dimensionamento do conversor e projetando os compensadores, foi simulado através do software PSIM®, analisando a resposta do controlador de tensão para uma variação instantânea de carga. Foram feitos testes em regime permanente a plena carga e para um degrau de carga de 50%.

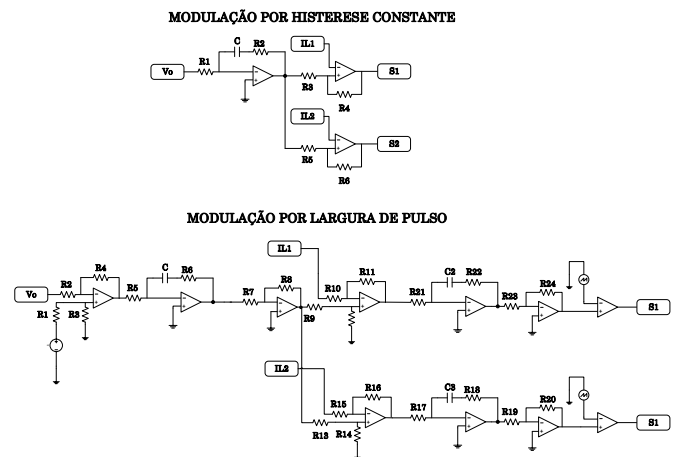


Fig. 11. Malha de controle do conversor multipulsos com SEPIC isolado

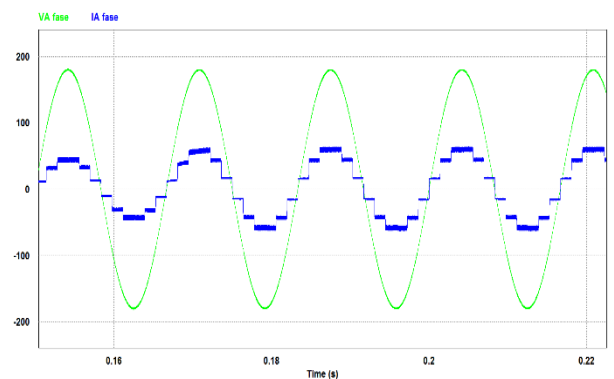


Fig. 12. Tensão e corrente de fase da entrada do conversor multipulsos

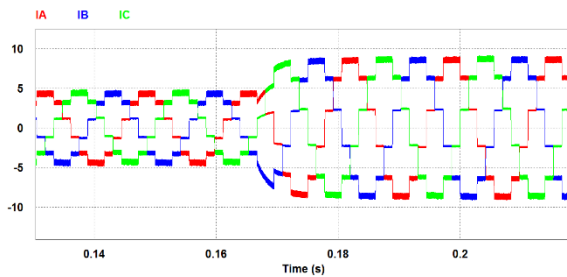


Fig. 13. Correntes de fase do primário do transformador durante o degrau de carga

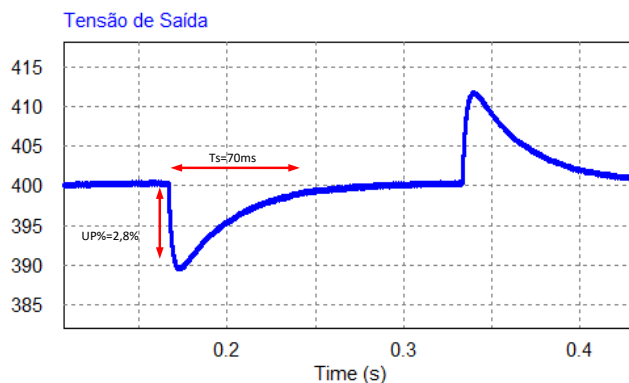


Fig. 14. Tensão de saída do conversor durante o degrau de carga

Nas figuras 13 a 14, são apresentados o comportamento dinâmico do controlador, observa-se que o compensador de tensão foi suficientemente capaz de responder rapidamente com um tempo de estabilização de 70ms, e uma ultrapassagem percentual menor que 2,8%.

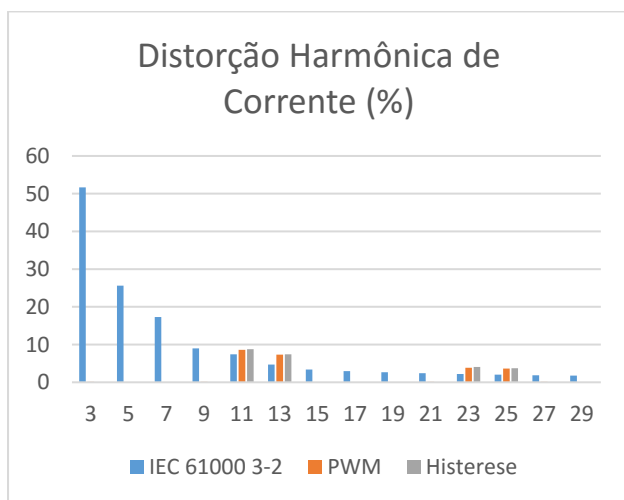


Fig. 15. Espectro Harmônico na corrente da entrada do sistema.

A figura 16 é apresentado o espectro harmônico do sistema comparando os resultados entre as duas estratégias de controle adotadas com os limites de distorção harmônica estabelecidos pela norma IEC 61000-3-2[6]. Foi verificado que as duas técnicas obedeceram aos limites estabelecidos ultrapassando somente durante a 11ª, 13ª, 23ª e 25ª ordens, provenientes da conexão delta-poligonal. Entretanto, a distorção harmônica

total da corrente dos controladores se mostrou suficientemente abaixo dos limites estabelecidos pela norma. Percebeu-se um pequeno acréscimo na distorção individual dessas ordens em relação ao controle por histerese se comparado ao PWM, isso se deve ao fato da própria dinâmica da modulação por histerese que pode fazer com que a taxa de ondulação da corrente de entrada varia em uma faixa maior que a modulação por PWM.

VIII. CONCLUSÕES

Neste artigo, foi validado uma proposta alternativa na melhoria do fator de potência e diminuição da distorção harmônica da corrente na entrada por meio de um transformador isolador delta poligonal. Foram projetados e simulados os conversores SEPIC com isolamento galvânica. Analisando as simulações computacionais verifica-se que os compensadores dimensionados tiveram uma resposta satisfatória e foram capazes de seguir a referência das formas de onda da tensão de saída e corrente de entrada, contribuindo na regulação das mesmas.

AGRADECIMENTOS

Os autores agradecem à FAPEMIG pelos processos APQ-00023-12 e TEC-PPM00031-14 e ao CNPq pelo processo 474.055/2013-2 pelo incentivo financeiro para a realização deste trabalho.

REFERÊNCIAS

- [1] Oliveira, Priscila da Silva; Seixas, Falcondes José Mendes de. "Classificação, Metodologia de Projeto e Aplicação de Retificadores Multipulsos com Conexão Diferencial de Transformador." 2011. 179 f. Dissertação (Mestrado) - Curso de Engenharia Elétrica, Faculdade de Engenharia de Ilha Solteira – Feis/unesp, Unesp-universidade Estadual Paulista, Ilha Solteira, 2011.
- [2] Fernandes, Rodolfo Castanho; SEIXAS, Prof. Dr. Falcondes José Mendes de. "Retificador Trifásico de 18 Pulsos com Estágio CC Controlado por Histerese Constante." 2010.93 f. Dissertação (Mestrado) - Curso de Engenharia Elétrica, Faculdade de Engenharia de Ilha Solteira – Feis/unesp, Unesp- universidade Estadual Paulista, Ilha Solteira, 2010.
- [3] Martins, Denizar Cruz; BARBI, Ivo. Eletrônica de Potência: Conversores CC/CC Básicos não isolados, edição dos Autores, 2ª Edição, Florianópolis 2006.
- [4] Pomilio (2007), José. *Pré-reguladores de fator de potência*. Acedido em 20 de maio de 2016, em: <http://www.fee.unicamp.br/dse/antenor>.
- [5] Barbi (1997), Ivo. *Retificadores Multipulsos a diodos*. Acedido em 14 de março de 2016, em: <http://ivobarbi.com/apostilas/>.
- [6] Electromagnetic compatibility (EMC) - Part 3: Limits - Section 2: Limits for Harmonic Current Emissions (Equipment input current < 16 A per phase), IEC 61000-3-2, 2014.