



MODELAGEM DE PEQUENOS SINAIS PARA UM INVERSOR DE TENSÃO MONOFÁSICO NPC EM PONTE COMPLETA

José Elias Freitas Assis*¹, Lucas Frederico Jardim Meloni¹ e Carlos Renato Borges dos Santos²

¹IFMG – Instituto Federal de Minas Gerais – *Campus Formiga*

²IFTM – Instituto Federal do Triângulo Mineiro – *Campus Paracatu*

Resumo - Este artigo apresenta uma modelagem de pequenos sinais para um inversor monofásico multinível do tipo grampo de ponto neutro (NPC) em ponte completa. Através dessa modelagem será possível representar o comportamento dinâmico linearizado do conversor, com operação PWM analógica, através de um circuito elétrico equivalente. Através da análise deste circuito equivalente, será possível obter funções de transferência para o projeto de sistemas de controle. Serão discutidas todas as etapas de modelagem e também a análise dos circuitos equivalentes para obtenção das funções de transferência.

Palavras-Chave - Inversor Ponto Neutro Grampeado, Modelagem de pequenos sinais, Modulação por largura de pulso, Inversor multinível.

SMALL-SIGNAL MODEL FOR AN SINGLE-PHASE FULL-BRIDGE NPC INVERTER

Abstract - This article presents a modeling of small signals for a single-phase multilevel inverter of the neutral point clamp (NPC) type in full bridge. Through this modeling, it will be possible to represent the linearized dynamic behavior of the converter, with analog PWM operation, through an equivalent electrical circuit, whose analysis will allow to obtain transfer functions and help the development of the current and voltage output controllers project. All modeling steps and an analysis of the equivalent circuits for connecting the transfer functions will be discussed.

Keywords - Neutral Point Clamped Inverter, Small Signal Modeling, Pulse Width Modulation, Multilevel Inverter.

I. INTRODUÇÃO

Com a importância da inclusão de novas fontes de energia alternativas que sejam viáveis tanto economicamente como ambientalmente, a produção de eletricidade a partir de fontes renováveis de energia, por exemplo, solar e eólica, tem recebido crescente atenção no cenário da geração distribuída. Nesse contexto, o sistema de energia fotovoltaica se torna uma das melhores opções já que pode ser instalada em escala

residencial. Por se tratar de um meio de geração em que se tem tensão contínua em seus terminais de saída é necessário que essa tensão passe por um processo de inversão e no caso de um sistema híbrido, submeta-se a um processo de sincronização com a rede elétrica. Devido a essa necessidade, diversos trabalhos buscam formas de desenvolver circuitos inversores, em [6] são apresentados dados que trazem a motivação para o desenvolvimento como também a construção e resultados experimentais de um micro inversor eletrônico que processa a energia proveniente de um painel fotovoltaico e faz a conexão do dispositivo com a rede elétrica.

A energia proveniente dos painéis fotovoltaicos quando submetida a sistemas de conversão pode ser conectada à rede CA através de conversores de potência CC-CA usando um barramento CA exemplificados em [5].

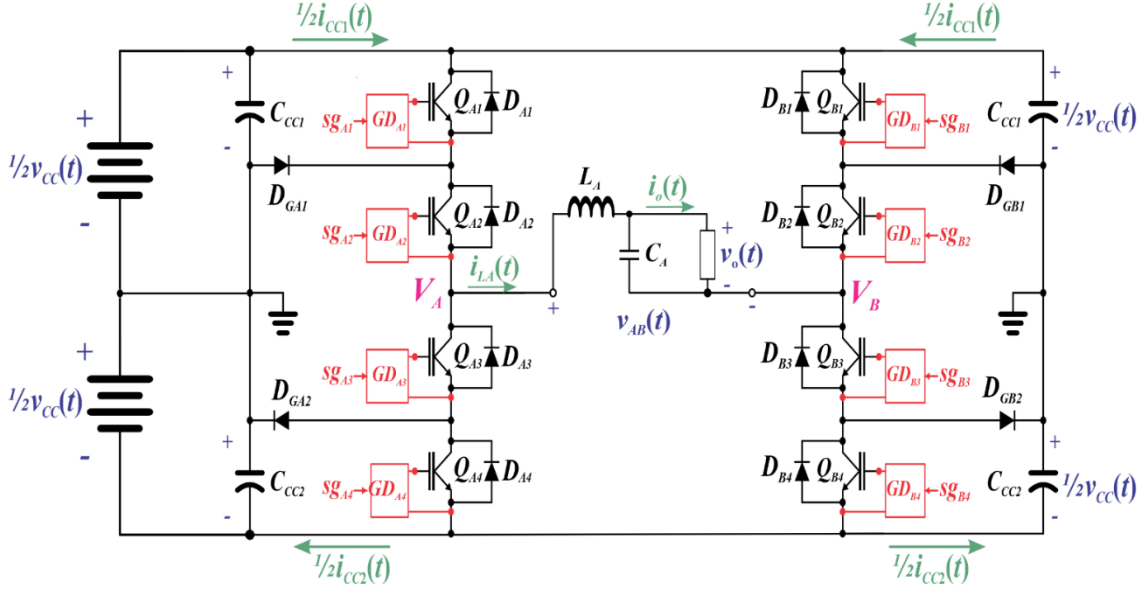
A literatura presente em [4] menciona que existem dois principais tipos de inversores de fonte de tensão, o (VSI): inversores de dois níveis e multinível (MLI) onde o prefixo “Multi” significa qualquer número inteiro maior que dois, fazendo referência a quantidade de níveis que a forma de onda obtida terá antes de passar pela filtragem para obtenção de uma senoide. O MLI oferece vantagens significativas quanto a sua aplicação, entre essas vantagens, a melhoria de THD (*Total Harmonic Distortion*) na saída sinais em baixas frequências de comutação. Devido a esta melhoria, o aspecto construtivo do filtro passivo de saída pode ser reduzido.

Técnicas de modulação são frequentemente discutidas na literatura, alguns trabalhos como apresentados em [1] e [5] trazem o desenvolvimento de um NPC com uma própria sequência de chaveamento dos interruptores de potência, a fim de otimizar e obter uma melhor resposta de inversão.

O presente artigo tem como objetivo representar o comportamento dinâmico linearizado do conversor do tipo grampo de ponto neutro (NPC) em ponte completa, ilustrando passo a passo as etapas de operação correspondentes aos sinais de referência que originam um sequenciamento dos interruptores de condução, e a partir daí apresentar o desenvolvimento matemático para a modelagem de pequenos sinais, resultando em um circuito elétrico equivalente. A análise deste circuito permitirá obter funções de transferência e desenvolver o projeto de controladores para corrente e tensão de saída.

*zeelias.alp@gmail.com

Figura 1 – Inversor de tensão NPC em ponte completa. (Fonte: produzido pelo autor).



II. DESCRIÇÃO DO SISTEMA

O inversor NPC monofásico em ponte completa é mostrado na Figura 1. Este é composto por oito transistores, separados em dois braços, nomeados Q_{A1} a Q_{A4} e Q_{B1} a Q_{B4} . Também são utilizados doze diodos, sendo os diodos D_{A1} a D_{A4} conectados em antiparalelo com os transistores Q_{A1} a Q_{A4} , os diodos D_{B1} a D_{B4} conectados aos transistores Q_{B1} a Q_{B4} e os diodos D_{GA1} , D_{GA2} , D_{GB1} e D_{GB2} de grampeamento. O barramento CC possui duas fontes de alimentação idênticas, cujas tensões são representadas por $(1/2)v_{cc}(t)$. Além disso, também é realizado um divisor de tensão com auxílio dos bancos de capacitores C_{CC1} e C_{CC2} . Para facilitar a visualização das etapas de operação do circuito, dividiu-se esse banco em duas metades idênticas, de onde surgiram as correntes $(1/2)i_{cc1}(t)$ e $(1/2)i_{cc2}(t)$. Entre os terminais V_A e V_B , na saída do inversor, existe um filtro passa-baixas formado pelo indutor L_A e pelo capacitor C_A . O objetivo deste filtro é reduzir o conteúdo harmônico da corrente $i_o(t)$ e tensão $v_o(t)$ na saída do inversor. As etapas de operação são descritas na Tabela 1, onde também são listados os possíveis níveis para a tensão $v_{AB}(t)$.

Ainda pela Figura 1, cada transistor tem o seu respectivo circuito *Gate Driver*, nomeados G_{DA1} a G_{DA4} e G_{DB1} a G_{DB4} . Estes circuitos recebem os sinais de comando $sg_{A1}(t)$ a $sg_{B4}(t)$, que determinarão a etapa de operação do inversor. Ainda na Tabela 1 é visto em algumas etapas que apesar dos sinais de comando serem fornecidos aos transistores, estes não conduzirão, pois não estarão polarizados adequadamente. Isso ocorre devido a energia armazenada na indutância L_A do filtro passa-baixas. Nestes casos, os diodos D_{GA1} a D_{GB4} entrarão em condução.

A Figura 2 ilustra um circuito analógico capaz de implementar o acionamento por modulação por largura de pulso (PWM) para o inversor NPC em ponte completa.

São necessários quatro comparadores de tensão e dois circuitos geradores de formas de onda triangulares nomeadas $v_{TRI1}(t)$ e $v_{TRI2}(t)$. Os sinais $sg_{A1}(t)$ a $sg_{B4}(t)$ são obtidos diretamente na saída dos comparadores, resultantes da

comparação entre o sinal de referência $v_{REF}(t)$ e as portadoras $v_{TRI1}(t)$ e $v_{TRI2}(t)$.

Existem diferentes sequências de chaveamento para o inversor NPC. Estas sequências são determinadas pelos níveis de tensão do sinal de referência $v_{REF}(t)$, como ilustrado na Figura 3.

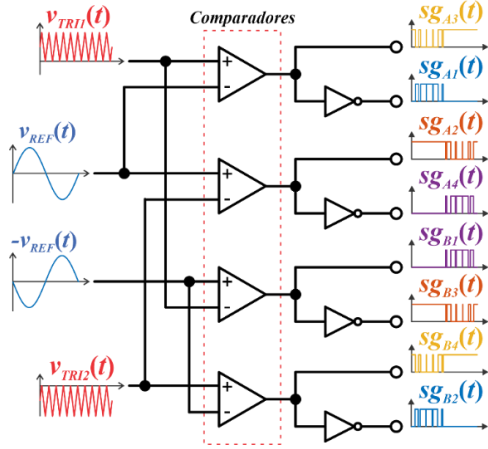
Tabela 1 – Etapas de operação do conversor NPC. (Fonte: Elaborado pelo autor).

Etapas de Operação	Comandos de condução	Comandos de bloqueio	Dispositivos que conduzirão	Tensão de saída $v_{AB}(t)$
E1	$sg_{A1}(t), sg_{A2}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$sg_{A3}(t), sg_{A4}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$Q_{A1}, Q_{A2},$ Q_{B3}, D_{GB2}	$1/2 v_{CC}(t)$
E2	$sg_{A3}(t), sg_{A2}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$sg_{A1}(t), sg_{A4}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$D_{GA1}, Q_{A2},$ Q_{B3}, D_{GB2}	0
E3	$sg_{A3}(t), sg_{A2}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$sg_{A1}(t), sg_{A4}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$D_{GA1}, Q_{A2},$ Q_{B3}, Q_{B4}	$1/2 v_{CC}(t)$
E4	$sg_{A1}(t), sg_{A2}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$sg_{A3}(t), sg_{A4}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$Q_{A1}, Q_{A2},$ Q_{B3}, Q_{B4}	$v_{CC}(t)$
E5	$sg_{A3}(t), sg_{A2}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$sg_{A1}(t), sg_{A4}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$D_{GA2}, Q_{A3},$ Q_{B2}, Q_{B1}	$-1/2 v_{CC}(t)$
E6	$sg_{A3}(t), sg_{A2}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$sg_{A1}(t), sg_{A4}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$D_{GA2}, Q_{A3},$ Q_{B2}, D_{GB1}	0
E7	$sg_{A3}(t), sg_{A4}(t)$ $sg_{B3}(t), sg_{B2}(t)$	$sg_{A1}(t), sg_{A2}(t)$ $sg_{B1}(t), sg_{B4}(t)$	$Q_{A4}, Q_{A3},$ Q_{B2}, D_{GB1}	$-1/2 v_{CC}(t)$
E8	$sg_{A3}(t), sg_{A2}(t)$ $sg_{B1}(t), sg_{B2}(t)$	$sg_{A1}(t), sg_{A4}(t)$ $sg_{B3}(t), sg_{B4}(t)$	$Q_{A4}, Q_{A3},$ Q_{B2}, Q_{B1}	$-v_{CC}(t)$

Enquanto $v_{REF}(t)$ encontra-se na região I, a sequência de chaveamento será formada pelas etapas E1, E2 e E3, sendo que a tensão $v_{AB}(t)$ poderá assumir níveis de tensão iguais a zero ou $(1/2)v_{CC}(t)$. Quando $v_{REF}(t)$ alcançar a região II, a sequência de chaveamento envolverá as etapas E1, E4 e E3 e a tensão $v_{AB}(t)$ assumirá dois níveis de tensão iguais a $(1/2)v_{CC}(t)$ e $v_{CC}(t)$. De forma análoga, quando $v_{REF}(t)$ for negativo e encontrar-se na região III, a sequência de chaveamento envolverá as etapas E5, E6 e E7 e a tensão $v_{AB}(t)$ assumirá os níveis de tensão zero e $-(1/2)v_{CC}(t)$. Por fim, se

$v_{REF}(t)$ estiver na região IV, a sequência terá as etapas E5, E8 e E7, com $v_{AB}(t)$ variando entre $-(1/2)v_{CC}(t)$ e $-v_{CC}(t)$.

Figura 2 – Circuito de acionamento PWM para o inversor NPC. (Fonte: produzido pelo autor).



O modelo de pequenos sinais poderá ser determinado analisando-se apenas a excursão de $v_{REF}(t)$ entre as regiões I e II, sendo que este procedimento também poderá ser feito para as regiões III e IV.

III. MODELAGEM DE PEQUENOS SINAIS

A seguir serão mostrados os modelos obtidos para o inversor da Figura 1, acionado pelo circuito PWM da Figura 2 e com sinal de referência $v_{REF}(t)$ contido nas regiões I e II do diagrama da Figura 3.

A. Operação no intervalo ($0 < v_{REF}(t) < (1/2)V_{TRIPP}$):

Ao iniciar a modelagem do circuito de pequenos sinais, define-se primeiro um valor constante para $v_{REF}(t)$, de modo que os pulsos de tensão em $v_{AB}(t)$ prossuam uma razão cíclica D constante. Assume-se neste caso que o conversor irá operar em regime permanente e que suas variáveis de estado terão um valor médio considerável e pequenas ondulações de que poderão ser desprezadas. Com isso é estabelecido um ponto *quiescente* de operação, sob o qual serão realizadas as aproximações de baixo *ripple* [3], permitindo relacionar as variáveis de estado através de seus valores médios.

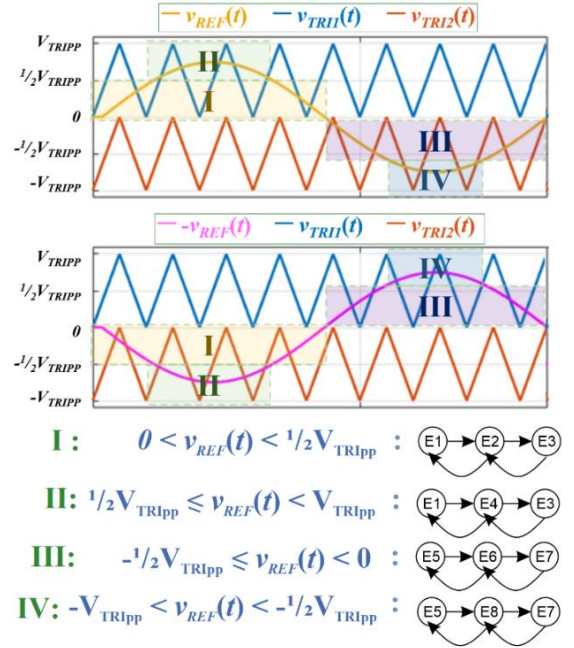
O modelo será inicialmente obtido considerando que $v_{REF}(t)$ encontra-se no intervalo I da Figura 3. A Figura 4 mostra a relação entre as formas de onda $v_{TRI1}(t)$, $v_{TRI2}(t)$, $v_{REF}(t)$, $-v_{REF}(t)$ e os sinais lógicos de acionamento dos interruptores. A simetria das formas de onda triangulares permitirá que $v_{AB}(t)$ seja formada por pulsos com período T_s igual a metade dos períodos de $v_{TRI1}(t)$ e $v_{TRI2}(t)$.

Assim, pode-se definir as equações (1) a (4), em que o tempo de duração em cada etapa de operação será descrito por T_{E1} , T_{E2} e T_{E3} , onde DT_s é o tempo total no qual a tensão $v_{AB}(t) = (1/2)v_{CC}(t)$ e $(1-D)T_s$ o tempo em que $v_{AB}(t) = 0$.

$$T_{E1} + T_{E3} = (t_1 - 0) + \left(\frac{1}{2}\right)(t_3 - t_2) \quad (1)$$

$$T_{E1} + T_{E3} = DT_s \quad (2)$$

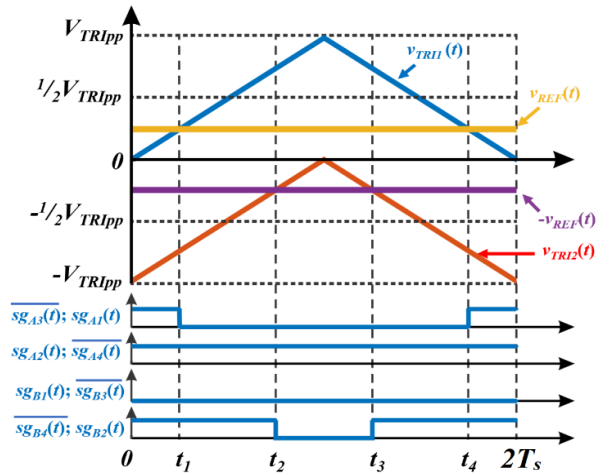
Figura 3 – Sequências de chaveamento produzidas a partir dos intervalos da tensão $v_{REF}(t)$, com as etapas de operação descritas na Tabela 1. (Fonte: produzido pelos autores).



$$T_{E2} = (t_2 - t_1) \quad (3)$$

$$T_{E2} = (1 - D)T_s \quad (4)$$

Figura 4 – Sinais produzidos para $0 < v_{REF}(t) < (1/2)V_{TRIPP}$. (Fonte: produzido pelos autores).

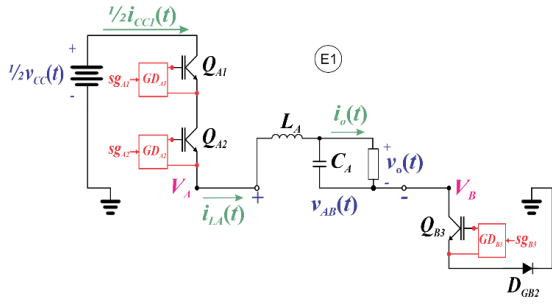


A Figura 5 ilustra o estado de condução dos semicondutores do inversor durante T_{E1} , cuja análise produz as equações (5) e (6).

$$\left(\frac{1}{2}\right)v_{CC}(t) - v_o(t) = L_a \frac{di_{La}(t)}{dt} = v_{La}(t) \quad (5)$$

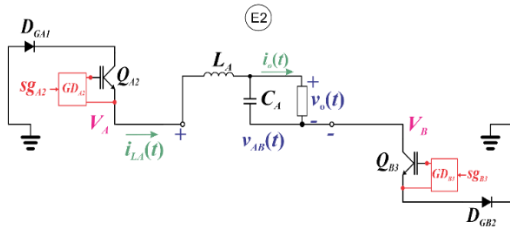
$$\left(\frac{1}{2}\right)i_{CC1}(t) = i_{La}(t) \quad (6)$$

Figura 5 – Etapa de operação E1, para $0 < v_{REF}(t) < \frac{1}{2}V_{TRIPP}$.
(Fonte: produzido pelos autores).



Após a etapa E1 inicia-se a etapa E2, mostrada na Figura 6, cuja análise durante T_{E2} permitirá obter as equações (7) e (8).

Figura 6 – Etapa de operação E2, para $0 < v_{REF}(t) < \frac{1}{2}V_{TRIPP}$.
(Fonte: produzido pelos autores).

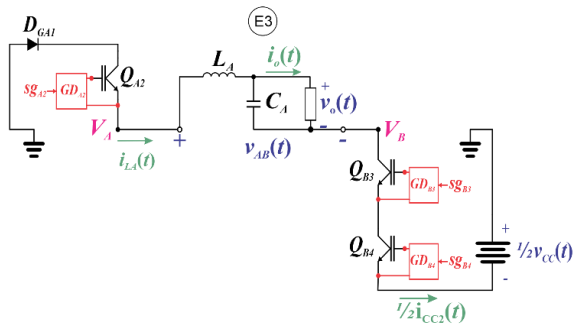


$$-v_o(t) = L_a \frac{di_{La}(t)}{dt} = v_{La}(t) \quad (7)$$

$$\left(\frac{1}{2}\right) i_{CC1}(t) = \left(\frac{1}{2}\right) i_{CC2}(t) = 0 \quad (8)$$

Durante T_{E3} , a etapa de operação é E3, cujo estado é mostrado na Figura 7. A análise desta etapa permite obter as equações (9) e (10).

Figura 7 – Etapa de operação E3, para $0 < v_{REF}(t) < \frac{1}{2}V_{TRIPP}$.
(Fonte: produzido pelos autores).



$$\left(\frac{1}{2}\right) v_{CC}(t) - L_a \frac{di_{La}(t)}{dt} - v_o(t) = L_a \frac{di_{La}(t)}{dt} = v_{La}(t) \quad (9)$$

$$\left(\frac{1}{2}\right) i_{CC2}(t) = i_{LA}(t) \quad (10)$$

Considerando a aproximação de baixo *ripple*, é possível relacionar apenas os valores médios das variáveis de estado. Os valores médios, por sua vez, poderão ser determinados através dos produtos volt-segundos e do balanço de cargas [3-4]. Para isso, utilizam-se as equações (1) a (4) em conjunto com (5) a (10). O resultado final é mostrado nas equações (11)

a (12), que relacionam os valores médios com a razão cíclica D .

$$\langle v_{La}(t) \rangle_{T_s} = \left(\frac{1}{2}\right) D \langle v_{CC}(t) \rangle_{T_s} - \langle v_o(t) \rangle_{T_s} \quad (11)$$

$$\langle i_{La}(t) \rangle_{T_s} = \left(\frac{D}{4}\right) [\langle i_{CC1}(t) \rangle_{T_s} + \langle i_{CC2}(t) \rangle_{T_s}] \quad (12)$$

Em seguida, aplica-se uma pequena perturbação ao redor de D . Espera-se que essa perturbação também produza pequenas perturbações nas outras variáveis do conversor. As variáveis ainda poderão ser expressas como mostrado nas equações (13) a (19), formadas por termos de valor constante (DC), representados por V_{La} , V_{CC} , V_o , D , I_{La} , I_{CC1} e I_{CC2} , somados a termos (AC) de pequenos sinais, representados por $\hat{v}_{La}(t)$, $\hat{v}_{CC}(t)$, $\hat{v}_o(t)$, $\hat{d}(t)$, $\hat{i}_{La}(t)$, $\hat{i}_{CC1}(t)$ e $\hat{i}_{CC2}(t)$.

$$\langle v_{La}(t) \rangle_{T_s} \approx V_{La} + \hat{v}_{La}(t) \quad (13)$$

$$\langle v_{CC}(t) \rangle_{T_s} \approx V_{CC} + \hat{v}_{CC}(t) \quad (14)$$

$$\langle v_o(t) \rangle_{T_s} \approx V_o + \hat{v}_o(t) \quad (15)$$

$$D \approx D + \hat{d}(t) \quad (16)$$

$$\langle i_{La}(t) \rangle_{T_s} \approx I_{La} + \hat{i}_{La}(t) \quad (17)$$

$$\langle i_{CC1}(t) \rangle_{T_s} \approx I_{CC1} + \hat{i}_{CC1}(t) \quad (18)$$

$$\langle i_{CC2}(t) \rangle_{T_s} \approx I_{CC2} + \hat{i}_{CC2}(t) \quad (19)$$

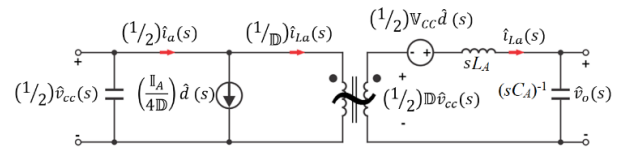
Com essas considerações é possível substituir as equações (13) a (19) em (11) e (12). O resultado da substituição será duas equações formadas por termos DC, termos AC de primeira ordem e termos AC de ordem superior. Para obter um modelo linear, realiza-se um procedimento de linearização, baseado na expansão das equações não lineares através de séries de Taylor, onde são removidos os termos DC e AC de ordem superior, como descrito em [4]. O resultado deste procedimento é mostrado nas equações (20) e (21).

$$\hat{v}_{La}(t) = \left(\frac{1}{2}\right) [D \hat{v}_{CC}(t) + V_{CC} \hat{d}(t)] - \hat{v}_o(t) \quad (20)$$

$$\begin{aligned} \hat{i}_{La}(t) &= \left(\frac{1}{4}\right) [D (\hat{i}_{CC1}(t) + \hat{i}_{CC2}(t)) + (I_{CC1} + I_{CC2}) \hat{d}(t)] \\ &= \left(\frac{1}{4}\right) [D \hat{i}_a(t) + I_A \hat{d}(t)] \end{aligned} \quad (21)$$

Após aplicar a transformada de Laplace em (20) e (21), pode-se representar o modelo do conversor através de um circuito elétrico equivalente, ilustrado na Figura 8.

Figura 8– Modelo de pequenos sinais para $0 < v_{REF}(t) < \frac{1}{2}V_{TRIPP}$.
(Fonte: produzido pelos autores).

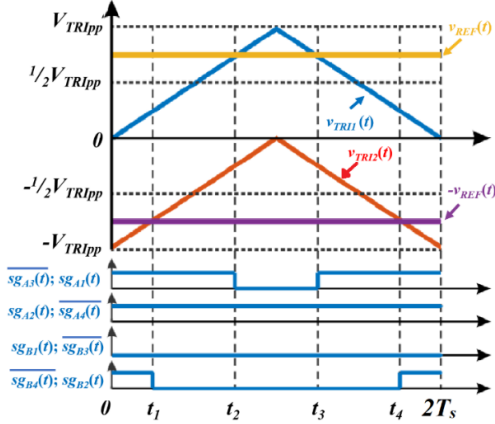


B. Operação no intervalo $(\frac{1}{2})V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$:

Através da Figura 9 e da sequência para o intervalo II, ilustrado na Figura 3, pode-se obter o modelo de pequenos

senais para o inversor operando no intervalo $(1/2)V_{TRIPP} < v_{REF}(t) < V_{TRIPP}$.

Figura 9 – Sinais produzidos para $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$. (Fonte: Produzido pelos autores).



A sequência de chaveamento no intervalo $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$ envolve as etapas de operação E1, E4 e E3. Portanto as análises das Figuras 4 e 6 poderão ser utilizadas, assim como as equações (5) a (6) e (9) a (10). Também é possível afirmar que a simetria das formas de onda triangulares fará com que $v_{AB}(t)$ tenha com pulsos cujo período T_s equivale à metade dos períodos de $v_{TRI1}(t)$ e $v_{TRI2}(t)$. Essa consideração permite descrever as equações (22) a (25).

$$T_{E1} + T_{E3} = (t_1 - 0) + \left(\frac{1}{2}\right)(t_3 - t_2) \quad (22)$$

$$T_{E1} + T_{E3} = (1 - D)T_s \quad (23)$$

$$T_{E4} = (t_2 - t_1) \quad (24)$$

$$T_{E4} = (1 - D)T_s \quad (25)$$

A análise da etapa E4 é mostrada na Figura 9, na qual obtém-se (26) e (27).

$$v_{CC}(t) - v_o(t) = L_a \frac{di_{La}(t)}{dt} = v_{La}(t) \quad (26)$$

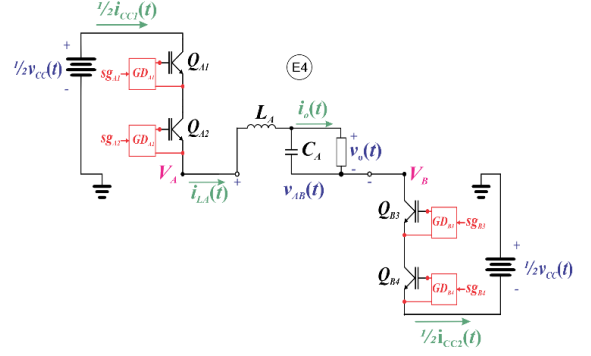
$$\left(\frac{1}{2}\right) i_{CC1}(t) = \left(\frac{1}{2}\right) i_{CC2}(t) = i_{La}(t) \quad (27)$$

Combinando as equações (22) a (25), com as equações (5), (6), (9), (10), (24) e (25), pode-se obter as relações entre os valores médios, dada pelas equações (28) e (29).

$$\langle v_{La}(t) \rangle_{T_s} = \left(\frac{1}{2}\right) (1 + D) \langle v_{CC}(t) \rangle_{T_s} - \langle v_o(t) \rangle_{T_s} \quad (28)$$

$$\langle i_{La}(t) \rangle_{T_s} = \left(\frac{1}{4}\right) [(1 + D) \langle i_{CC1}(t) \rangle_{T_s} + (1 - D) \langle i_{CC2}(t) \rangle_{T_s}] \quad (29)$$

Figura 10 – Etapa de operação E4, para $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$. (Fonte: produzido pelos autores).



Após substituir as (13) a (19) em (28) e (30) e realizar o procedimento de linearização, obtém-se (30) a (32).

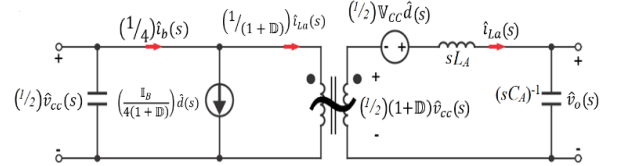
$$\hat{v}_{La}(t) = \left(\frac{1}{2}\right) [(1 + \mathbb{D})\hat{v}_{CC}(t) + \mathbb{V}_{CC}\hat{d}(t)] - \hat{v}_o(t) \quad (30)$$

$$\hat{i}_{La}(t) = \left(\frac{1}{4}\right) [(1 + \mathbb{D})\hat{i}_{CC1}(t) + (\mathbb{I}_{CC1} - \mathbb{I}_{CC2})\hat{d}(t) + (1 - \mathbb{D})\hat{i}_{CC2}(t)] = \left(\frac{1}{4}\right) [\mathbb{I}_B\hat{d}(t) + (1 + \mathbb{D})\hat{i}_b(t)] \quad (31)$$

$$\hat{i}_b(t) = \hat{i}_{CC1}(t) + \frac{(1 - \mathbb{D})\hat{i}_{CC2}(t)}{(1 + \mathbb{D})} \quad (32)$$

Após aplicar a transformada de Laplace em (30) a (32), pode-se representar o modelo do conversor para esse intervalo através da Figura 11.

Figura 11 – Modelo de pequenos sinais para $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$. (Fonte: Produzido pelos autores).

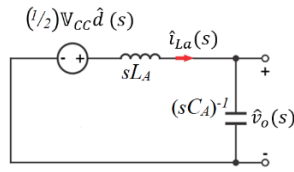


IV. FUNÇÕES DE TRANSFERÊNCIA

Há semelhança entre os modelos obtidos para os intervalos $0 \leq v_{REF}(t) < (1/2)V_{TRIPP}$ e $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$. Assumindo que o conversor operará sem carga e tornando nulas as variações em $\hat{v}_{CC}(t)$, é possível curto-circuitar os primários dos transformadores dos circuitos das figuras 7 e 10 e obter uma simplificação mostrada na Figura 12, cuja análise possibilitará obter funções de transferência. Essas funções serão semelhantes para os dois intervalos de $v_{REF}(t)$, sendo possível projetar controladores de tensão e corrente de saída semelhantes. Utilizando-se o divisor de tensão na Figura 11, é possível determinar a equação (33), que relaciona pequenas variações da tensão de saída, causadas por pequenas variações na razão cíclica.

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{\left(\frac{1}{2}\right)\mathbb{V}_{CC}}{(L_a C_a)s^2 + 1} \quad (33)$$

Figura 12 – Modelo de pequenos sinais para $(1/2)V_{TRIPP} \leq v_{REF}(t) < V_{TRIPP}$. (Fonte: Produzido pelos autores).



Ainda na Figura 11 é possível curto-circuitar a saída $\hat{v}_o(s)$, para desprezar variações. Dessa forma é possível obter uma função de transferência (38) que relaciona variações entre a corrente de saída e a razão cíclica.

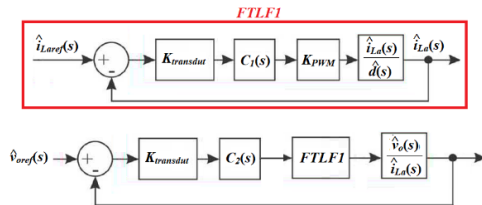
$$\frac{\hat{i}_{La}(s)}{\hat{d}(s)} = \frac{\left(\frac{1}{2}\right)V_{cc}}{(L_A)s} \quad (34)$$

Ainda considerando que a operação sem carga do conversor, verifica-se que a relação entre a tensão de saída e a corrente no indutor $\hat{i}_{La}(s)$ pode ser determinada por (35).

$$\frac{\hat{v}_o(s)}{\hat{i}_{La}(s)} = \frac{1}{(C_A)s} \quad (35)$$

Com as funções de transferência (33) e (34) é possível projetar controladores de corrente e tensão de saída, de forma semelhante ao mostrado em [3], cujo diagrama de blocos é mostrado na Figura 13, onde K_{PWM} é o ganho do sistema de modulação PWM analógico e $K_{transdut}$ é o ganho dos transdutores de tensão e corrente lineares.

Figura 13 – Diagrama de blocos para os sistemas de controle de tensão e corrente. (Fonte: Produzido pelos autores).



V. RESULTADOS DE SIMULAÇÃO

O inversor NPC da Figura 1 foi simulado no software LTSpice XVII, cujo esquema é mostrado na Figura 14. Os resultados são mostrados na Figura 15, onde foi possível obter uma corrente de saída senoidal sinal $v(i_{la})$ que acompanha o sinal de referência $v(v_{ref})$. A saída de tensão $v_{ab}(t)$ na saída do inversor NPC é mostrada no sinal $v(N001,N005)$ e apresenta até cinco níveis. A tensão de saída da carga $v_o(t)$ é senoidal e mostrada em $v(N004,N005)$. Utilizou-se para o filtro $L_A = 10$ mH e $C_A = 6.8$ μ F e um controlador PI de corrente com

Figura 14 – Esquemático de simulação do inversor NPC. (Fonte: Produzido pelos autores).

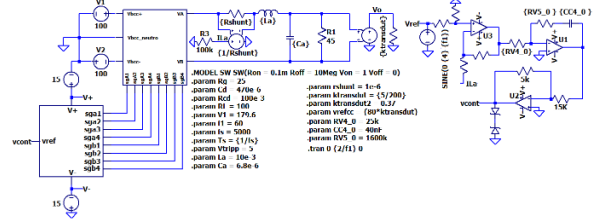
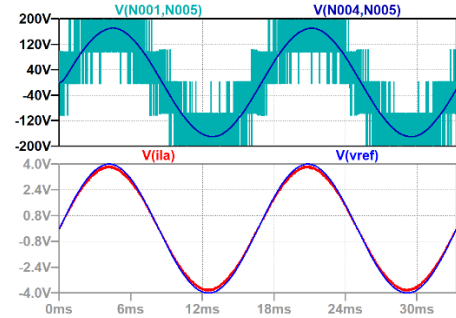


Figura 15 – Resultados de simulação para o sistema de controle de corrente. (Fonte: Produzido pelos autores).



VI. CONCLUSÕES

Neste artigo foi abordada a modelagem de pequenos sinais de um inversor NPC monofásico em ponte completa. Foram obtidos dois modelos representados na forma de um circuito elétrico equivalente, cuja análise permitiu obter funções de transferência que poderão ser utilizadas para o projeto de controladores de corrente e tensão.

REFERÊNCIAS

- [1] CHANDRASHEKHAR, P. S. "Neutral Point Clamped (NPC) Type Multilevel Inverter". *International Journal of Science & Technology Research*, Vol. 4, n. 9, 2016.
- [2] HLAILI, M.; MECHERGUI, H.; GONÇALVES, H.; EXPOSTO, B.; AFONSO, J. L., "Single Phase NPC Inverter Controller with Integrated MPPT for PV Grid Connection". *17th International Conference on Sciences and Techniques of Automatic Control & computer engineering*. Sousse, 2016.
- [3] MELONI, L.F.J.; TOFOLI, F. L.; REZEK, A. J. J. and RIBEIRO, E. R., "Modeling and Experimental Validation of a Single-Phase Series Active Power Filter for Harmonic Voltage Reduction," in *IEEE Access*, vol. 7, pp. 151971-151984, 2019.
- [4] ERICKSON, R.; MAKSIMOVIC, D. "AC equivalent circuit modelling," in *Fundamentals of Power Electronics*, 2nd ed. Boulder, CO, USA: Kluwer, 2001, pp. 187–213.
- [5] BECKER, F.; JAMSHIDPOUR, E.; POURE, P.; SAADATE, S. "Modulation Strategy with a Minimal Number of Communications for a Five-Level H-Bridge NPC Inverter". *MDPI Electronics*, vol. 8, n. 8, 2019.
- [6] GAZOLI, J. R. "Microinversor Monofásico para Sistema Solar Fotovoltaico Conectado à Rede Elétrica." *Dissertação de Mestrado Universidade Estadual de Campinas*, 2011
- [7] MELONI, L.F.J.; REZEK, A. J. J.; RIBEIRO, E. R. "Performance Enhancement of a Single-Phase Series Active Filter by Cascade Control Loops" *Simpósio Brasileiro de Sistemas Elétricos (SBSE)*, Niterói 2018.