



MELHORANDO A RESOLUÇÃO E RELAÇÃO SINAL RUÍDO ATRAVÉS DE TÉCNICA DE OVERSAMPLING EM CONVERSORES A/D

Fabrício Lucas de Almeida¹, Márcio José da Cunha¹, Marcelo Barros de Almeida¹

¹FEELT – Universidade Federal de Uberlândia

Resumo – Neste trabalho é apresentado alguns conceitos que envolvem conversores analógico-digital, com o objetivo de implementar a técnica de *oversampling*, que melhora a resolução do sinal digital e também diminui a relação sinal ruído. Será demonstrado, através de gráficos e análises estatísticas, a melhoria do sinal adquirido usando um conversor A/D de um microcontrolador onde a técnica foi empregada.

Palavras-Chave – amostragem, conversor A/D, *oversampling*, ruído.

IMPROVING RESOLUTION AND NOISE SIGNAL RATE BY OVERSAMPLING TECHNIQUE FOR A/D CONVERTERS

Abstract – In this paper are presented some concepts related to analog-digital converters with the purpose to implement the oversampling technique for improving the digital signal resolution and also decrease the noise signal ratio. It will be demonstrated through graphics and statistical analyzes the improvement of the acquired signal using a microcontroller A/D converter where the technique was applied.

Keywords – A/D converter, noise, oversampling, sampling.

I. INTRODUÇÃO

No mundo real a maior parte das grandezas físicas não são de natureza elétrica, necessitando assim de transdutores, como por exemplo temperatura, pressão, vazão, vibração, entre outros. Esses sinais elétricos dos sensores possuem característica analógica e são contínuos no tempo. Para que se possa introduzir esses dados dentro de um processador, se faz necessário a conversão desse sinal analógico para o formato digital. Essa transformação é realizada por um dispositivo conhecido como conversor A/D (Analógico/Digital), e este processamento digital do sinal é chamado de quantização [1].

Como na engenharia todos os projetos possuem requisitos, no que tange a conversão de sinal analógico para digital, isso não é diferente. Dependendo do projeto é necessária uma precisão maior na representação digital do sinal, por

exemplo. Partindo deste ponto algumas soluções são possíveis, todas elas com seus prós e contras, como por exemplo: utilizar um conversor de maior resolução, porém com custo elevado, utilizar circuitos eletrônicos para o condicionamento do sinal ou usar técnicas para se ter um ganho na resolução, como a técnica de *oversampling*.

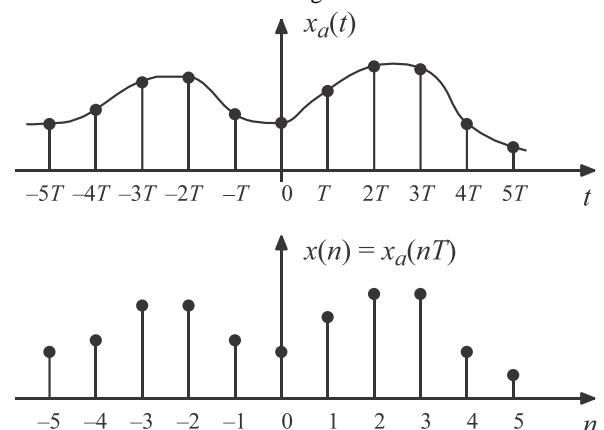
Existem três principais motivos para se utilizar a técnica de *oversampling*. O primeiro é a melhoria na relação sinal-ruído, o que leva a circuitos de filtros mais simples na entrada do conversor A/D, como por exemplo um filtro RC. O segundo motivo consiste no incremento da resolução em bits da conversão e, o terceiro é a simplicidade de se utilizar a técnica, seja implementada via *software*, ou *hardware* no próprio conversor A/D [6].

II. CONVERSOR ANALÓGICO DIGITAL

Existem diversos tipos de conversores A/D, que se diferem na maneira como realizam a quantização, como por exemplo: rampa digital, aproximações sucessivas, flash, entre outros [7]. Neste artigo será analisado o conversor por aproximação sucessiva, devido ao fato de que, a maioria dos microcontroladores hoje disponíveis no mercado, utilizam dessa técnica para seus conversores A/D.

A técnica de quantização de um sinal analógico em um sinal digital pode ser vista na Figura 1, onde tem-se um sinal contínuo no tempo que é amostrado a uma taxa fixa, de acordo com sua resolução.

Figura 1: Representação de um sinal digital a partir de um sinal analógico



Fonte: Adaptado de [8].

A resolução do conversor A/D é calculada a partir do número de bits da quantização do sinal digital, e pode ser obtida a partir da seguinte expressão [5]:

$$1 \text{ LSB} = \frac{FSR}{2^n - 1} \left[\frac{\text{volts}}{\text{level}} \right] \quad (1)$$

Onde 1 LSB (*Least Significant Bit*) é o menor valor de tensão a ser quantizado, ou seja, a resolução. O FSR representa o valor de tensão no fundo de escala (valor máximo), e o número de bits do conversor é dado por n.

Comercialmente falando, existem conversores A/D com diferentes resoluções, o que impacta diretamente no preço do microcontrolador e, portanto, deve ser analisado de acordo com os requisitos do projeto. Por exemplo, o ATMEGA328P, possui um conversor de 10 bits, que em 5V, resulta em um LSB = 4,887mV. Já o STM32L433, possui conversor de 12 bits, operando em 3,3V, com um LSB de 805,86uV. Em microcontroladores mais avançados, como o STM32F373, existem conversores de 16 bits, que operando a 3,3V resultada em um LSB de 50,354uV.

Algumas medições utilizam um conversor A/D para sinais com componentes de alta frequência. Para esses casos principalmente, deve-se atentar ao teorema de Nyquist, para que a forma de onda do sinal seja reconstruída com precisão. De acordo com o teorema a frequência de amostragem do sinal deve ser no mínimo duas vezes maior que a componente de frequência do sinal, segundo a fórmula a seguir [2].

$$f_{nyquist} \geq 2 * f_{sinal} \quad (2)$$

No processo de conversão A/D existem diversos tipos de erros que podem impactar na precisão. O mais simples e importante deles é o erro de quantização. Como um sinal contínuo é convertido em valores discretos, qualquer valor intermediário é arredondado para o nível de tensão do inteiro mais próximo, introduzindo assim um ruído de quantização no sinal [1].

Para medir-se a influência do ruído calculamos a SNR (*signal to noise ratio*) que é definida como a razão das raízes quadradas do valor do sinal analógico e o ruído de quantização. Quanto maior for esse valor, significa que temos um ruído relativo ao sinal cada vez menor. Pode-se calculá-lo da seguinte maneira [3].

$$SNR = 6,02 * ENOB + 1,76 \text{ [dB]} \quad (3)$$

Onde o ENOB é o número efetivo de bits, que idealmente é o mesmo valor do número de bits do conversor. Pode-se perceber que, para cada 1 bit extra na resolução, resulta em um aumento de 6 dB na SNR.

Após realizar a conversão do sinal analógico para digital, é comum realizar o cálculo para determinar o valor de tensão lido, a partir do valor digital. Para isto, basta-se utilizar a seguinte fórmula [4]:

$$V_{analógico} = \frac{V_{digital} * V_{REF}}{2^n - 1} \quad (4)$$

Onde:

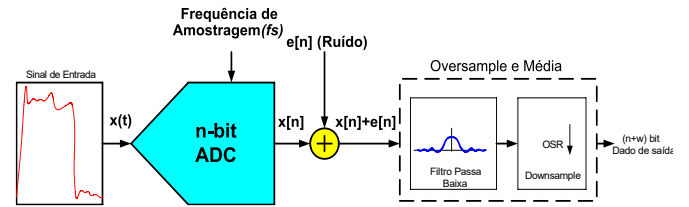
V_{REF} - Tensão do pino de referência do conversor A/D.
n - número de bits de resolução.

III. TÉCNICA DE *OVERSAMPLING*

Vários projetos possuem requisitos quanto a resolução do sinal do sensor medido. Isso pode ser atendido utilizando-se no projeto chips de conversor A/D de alta resolução, porém com custo mais elevado, ou então utilizando-se de técnicas para aumentar a quantidade de bits de um conversor A/D com menor resolução. A técnica mais conhecida é chamada de *oversampling*.

Na Figura 2 é representado um diagrama da técnica de *oversampling*, onde o sinal de entrada consiste no sinal analógico do sensor, que passa por um conversor A/D com uma frequência de amostragem definida onde, durante o processo ocorre a injeção de ruído, principalmente de quantização. Logo após, o sinal passa pelo bloco de *oversampling*, que é equivalente a união entre um filtro digital passa baixa mais um *downsampling* [2].

Figura 2: Processo de *oversampling* para incremento da resolução



Fonte: Adaptado de [2].

É importante entender que, nem todo sistema utilizando um conversor A/D com a técnica de *oversampling* irá ter um ganho real no SNR e na resolução. Isso só irá funcionar se o ruído do conversor A/D puder ser aproximado por um ruído branco, o que em geral é característica da maioria dos conversores A/D. Na prática uma maneira de determinar as características do ruído é a análise da saída do conversor A/D utilizando um histograma [2]. O teste consiste em gerar um sinal DC na entrada do conversor e plotar um histograma com os valores codificados digitalmente onde, o histograma deve aproximar-se de uma função de distribuição normal. Caso isso seja verdade, pode-se considerar que o ruído do conversor é um ruído branco.

Para incrementar o número de bits através da técnica de *oversampling* é necessário realizar a amostragem do sinal no conversor A/D a uma frequência acima da frequência de Nyquist. Para calcular qual deve ser essa frequência pode-se usar a seguinte fórmula [2].

$$f_{OS} = 4^W * f_{nyquist} \quad (5)$$

Onde:

f_{OS} – Frequência de *oversampling*.
W - Número de bits adicionais na resolução.

Para calcular a taxa do *oversampling* OSR (*oversampling rate*) basta dividir a frequência de *oversampling* pela frequência de Nyquist.

$$OSR = \frac{f_{OS}}{f_{nyquist}} \quad (6)$$

A cada vez que a frequência é duplicada tem-se um ganho de meio bit na resolução, portanto utilizando essa técnica o

conversor A/D pode trabalhar em uma frequência mais baixa que a desejada [8]. De posse dessa informação, e das equações (3), (5) e (6) pode-se construir uma tabela, que relacione o fator de multiplicação para a frequência de *oversampling*, o ganho na SNR e a adição de bits na resolução, conforme visto na Tabela 1.

Tabela 1: Relação entre OSR, SNR e adição de bits

| OSR | Ganho SNR (dB) | Adição de bits na resolução |
|------|----------------|-----------------------------|
| 2 | 3 | 0,5 |
| 4 | 6 | 1 |
| 8 | 9 | 1,5 |
| 16 | 12 | 2 |
| 32 | 16 | 2,5 |
| 64 | 18 | 3 |
| 128 | 21 | 3,5 |
| 256 | 24 | 4 |
| 512 | 27 | 4,5 |
| 1024 | 30 | 5 |
| 2048 | 33 | 5,5 |
| 4096 | 36 | 6 |

Basicamente existem duas maneiras de se usar a técnica de *oversampling*. A primeira é via *hardware*, onde o próprio periférico ADC do microcontrolador realiza todo o processo, deixando o processamento do núcleo livre para outras tarefas ou para entrar em modo de baixo consumo. O segundo meio, é através de uma implementação em *software* no processador, realizando todas as amostragens e operações matemáticas no próprio núcleo.

O processamento da técnica de *oversampling* consiste basicamente em acumular várias leituras do conversor A/D na resolução em que ele trabalha e depois deslocar alguns bits para a direita, que pode ser entendido como um cálculo de valor médio para amostragens que são em número de potência de dois [3]. Esse cálculo pode ser visto a seguir.

$$\text{Resultado} = \frac{1}{M} * \sum_0^{N-1} \text{Conversão}(n) \quad (7)$$

Onde:

M – Valor múltiplo de 2^n para deslocamento.

N - Número de conversões para uma mesma leitura, definida pela OSR.

A principal vantagem da implementação da técnica via *hardware* contra a via *software* é a redução do consumo energético do sistema. Conforme teste realizado pelo fabricante ST, de acordo com os parâmetros mostrados a seguir, para a família STM32L0 e L4, a redução da corrente foi da ordem de 20%, conforme Tabela 2 [3].

- *Software*
 1. Configuração do sistema.
 2. Capturar 64 amostras do ADC usando o DMA (*Direct Access Memory*).
 3. Processar os dados obtendo o valor com *oversampling*.
 4. Sistema em *stop mode* pelo restante dos 100ms.
- *Hardware*
 1. Configuração do sistema.

2. Capturar 64 amostras do ADC usando o DMA com o recurso de *oversampling*.
3. Sistema em *stop mode* pelo restante dos 100ms.

Tabela 2: Comparativo de consumo de corrente com implementação do *oversampling* via *hardware* e *software*

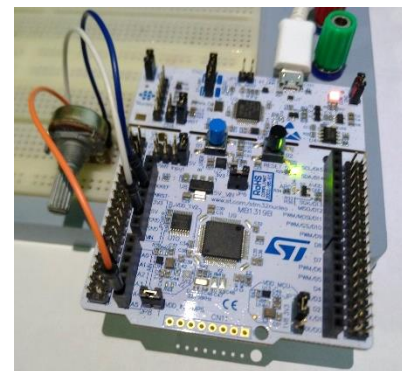
| Implementação | Média de corrente |
|-----------------|-------------------|
| <i>Hardware</i> | 37 μ A |
| <i>Software</i> | 44 μ A |

IV. TESTES E RESULTADOS

Será demonstrado neste tópico, os resultados reais e análise estatística para um teste de amostragem do sinal, utilizando-se de um conversor A/D de 12 bits com e sem a técnica de *oversampling*.

Para o teste foi utilizado uma placa de desenvolvimento da ST, a NUCLEO-L433RC-P que possui o microcontrolador STM32L433 (Cortex M4F), e conta com um conversor A/D de 12 bits com calibração interna e, máxima taxa de conversão de 5,33 Msps. Esse controlador possui também o *oversampling* implementado no próprio *hardware*, bastando apenas configurá-lo. Para o sinal analógico foi utilizado um potenciômetro de valor nominal de 1 k Ω , alimentado com uma tensão de 3,3V e conectado diretamente ao canal 0 do conversor AD da placa, conforme Figura 3.

Figura 3: Sistema com placa NUCLEO-L433RC-P e potenciômetro



O microcontrolador STM32L433 foi configurado para um *clock* de 80MHz. Quanto a configuração do conversor A/D, temos:

- Conversão A/D por DMA;
- Tempo de amostragem interna de 247,5 ciclos;
- Taxa de amostragem de 50 Hz;
- 4000 pontos de amostragem;
- Para o teste com *oversampling*, foi utilizado uma OSR de 256 e deslocamento de bits igual a 4, ou seja, para cada amostra será feita a leitura de 256 valores, resultando após o deslocamento, em um inteiro de 16 bits.

Foram realizados dois testes com o sistema da Figura 3. O primeiro deles, consiste na conversão A/D tradicional, com os 12 bits de resolução disponível, resultando em um LSB de 805,86 μ V. Já no segundo teste, foi utilizado o *oversampling* em *hardware*, incrementando a resolução do sinal para 16 bits, resultando em um LSB de 50,354 μ V.

No teste o potenciômetro foi excursionado aproximadamente 60% e, aferindo o valor de tensão com um multímetro de precisão, obteve-se o valor de 1,982V.

Cada um dos testes de conversão A/D foi executado três vezes, afim de checar a repetibilidade do sistema de conversão. Entretanto, os dados e gráficos mostrados a seguir, representam apenas os resultados de uma dessas medições.

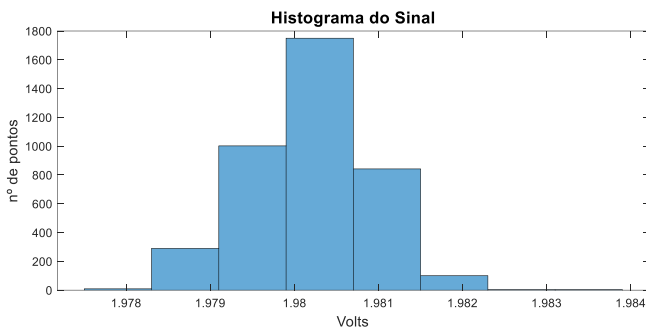
Para a primeira aferição de dados, utilizando uma resolução de 12 bits, obteve-se os seguintes resultados:

- Média: 1,97989V;
- Máximo: 1,98322V;
- Mínimo: 1,97597V;
- Desvio Padrão: 0,00075479.

O valor baixo do desvio padrão indica que os pontos da amostra estão bem centralizados em torno da média. Comparando o desvio padrão das 3 aferições realizadas, teve-se uma variação de no máximo 0,00714%, provando uma boa repetibilidade no sistema do conversor A/D.

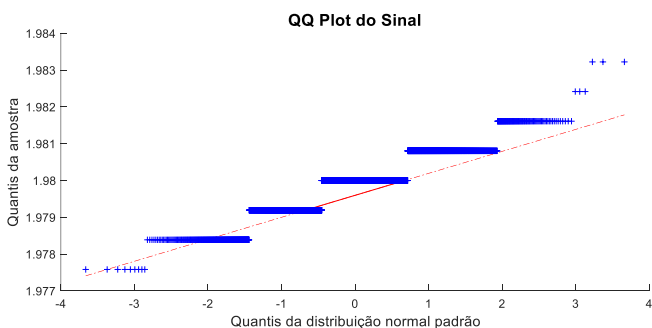
Na Figura 4, foi usado um dos conjuntos de 4 mil pontos para uma avaliação estatística. No caso, é apresentado um histograma dos dados amostrados, já convertidos em valores de tensão, conforme equação 4.

Figura 4: Histograma dos dados amostrados em 12 bits



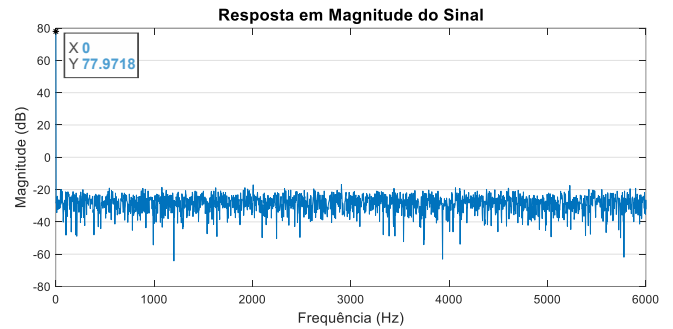
A Figura 5 apresenta o gráfico quantil-quantil da normal. Pode-se perceber que os dados ainda se distanciam um pouco da reta, indicando que existe um leve desvio em relação ao critério de normalidade.

Figura 5: QQ Plot dos dados amostrados em 12 bits



Na Figura 6, tem-se a análise da FFT (Transformada Rápida de Fourier) no domínio da frequência. Como o sinal medido é um sinal DC (*direct current*), na frequência zero temos uma amplitude de aproximadamente 77,97 dB. Já no restante das frequências o que existe é ruído, onde a média desse ruído foi de -28,98 dB.

Figura 6: FFT dos dados amostrados em 12 bits



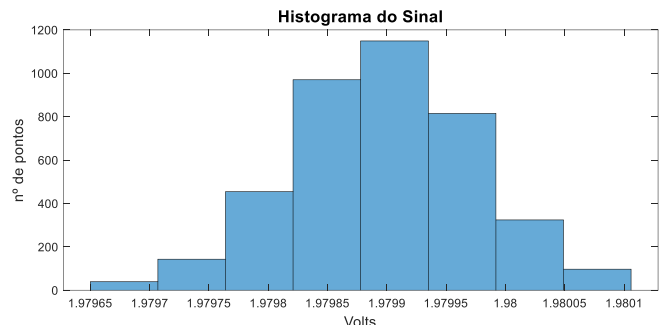
Para o segundo teste, obtendo uma resolução de 16 bits com *oversampling*, foram aferidos os seguintes resultados:

- Média: 1,97980V;
- Máximo: 1,98015V;
- Mínimo: 1,97965V;
- Desvio Padrão: 0,00007072.

O valor do desvio padrão com *oversampling* se comparado ao desvio do primeiro teste, teve uma redução de 90,63%, indicando uma concentração muito maior dos valores do conversor A/D em torno da média. Comparando o desvio padrão das 3 aferições realizadas, teve-se uma variação de no máximo 0,00039%, melhorando ainda mais a repetibilidade no sistema do conversor A/D.

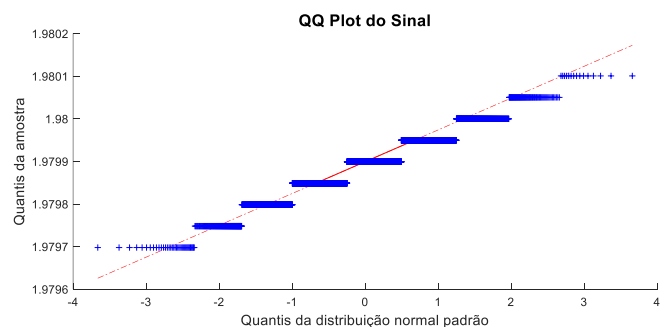
Na Figura 7, tem-se o histograma dos dados amostrados com *oversampling*, já convertidos em valores de tensão.

Figura 7: Histograma dos dados amostrados em 16 bits com *oversampling*



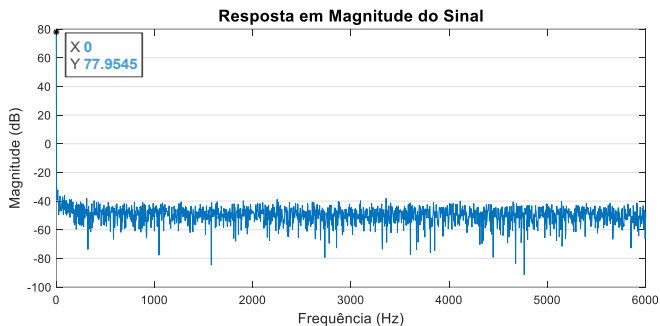
A Figura 8 representa o gráfico quantil-quantil da normal para os dados com *oversampling*. Tem-se uma significativa melhora visual na aproximação de uma distribuição normal dos dados amostrados onde desvios leves podem ser notados nos extremos do gráfico. Isso também pode ser visto numa comparação direta entre os histogramas.

Figura 8: QQ Plot dos dados amostrados em 16 bits com *oversampling*



A análise da FFT para o sinal com *oversampling* é apresentado na Figura 9. Na frequência zero temos uma amplitude de aproximadamente 77,95 dB e a média do ruído agora passou a ser de -49,95 dB, representando uma redução significativa, se comparado com o resultado da Figura 6.

Figura 9: FFT dos dados amostrados em 16 bits com *oversampling*



V. CONCLUSÕES

O conversor A/D é muito utilizado hoje para que seja possível o processamento digital de informações oriundas do meio físico. Foi visto que vários fatores podem alterar o resultado da conversão, como a resolução do conversor, frequência de amostragem do sinal, ruídos no sinal, entre outros. Diante disso é de suma importância que o engenheiro esteja atento a todos os detalhes e requisitos do projeto, para que a conversão A/D apresente os resultados desejados.

Existem situações onde é necessário aumentar a resolução do conversor e diminuir a relação sinal ruído, geralmente acarretando no emprego de microcontroladores mais caros ou circuitos integrados dedicados.

No entanto, como evidenciado no artigo, é possível obter resultados similares e com baixo custo através do emprego da técnica de *oversampling*.

Foi visto, através dos resultados apresentados que, implementando a técnica de *oversampling* via *hardware*, os dados digitais ficam bem mais concentrados em torno da média, indicando um desvio padrão menor, se comparada com a conversão tradicional de 12 bits da placa STM32L433. Também passam a ter um comportamento mais próximo da curva normal. Tendo em visto a análise da FFT, para o teste usando o potenciômetro teve-se uma diminuição significativa do ruído, saindo de -29,98 dB para -49,95 dB.

REFERÊNCIAS

- [1] Analog Devices – *The Data Conversion Handbook*. Burlington: Elsevier, 2005.
- [2] Silicon Labs, AN118 – *Improving ADC resolution by oversampling and averaging*. Rev. 1.3. Austin: [s.n.], 2015.
- [3] ST, AN4629 – *ADC hardware oversampling for microcontrollers of the STM32 L0 and L4 series*. Rev. 1. [S.I.: s.n.], 2015.
- [4] ST, AN2834 – *How to get the best ADC accuracy in STM32 microcontrollers*. Rev. 3. [S.I.: s.n.], 2017.
- [5] Texas Instruments, SLAA013 – *Understanding data converters*. [S.I.: s.n.], 1995.
- [6] H.W. Frank (2015). *DSP – Oversampling, Upsampling e Downsampling*. Acedido em 04 de Julho de 2019, em: <https://www.embarcados.com.br/oversampling-upsampling-downsampling-dsp/>.
- [7] A. BALBINOT; V.J. BRUSAMARELLO, *Instrumentação e Fundamentos de Medidas – Volume 1*, LTC, 2ª edição, 2010.
- [8] H. JOHANSSON, *Academic Press Library in Signal Processing* – Elsevier, vol. 1, pp. 169-244, 2014.