



DESENVOLVIMENTO DE ESTÁGIO PFC UTILIZANDO A ASSOCIAÇÃO DE CONVERSORES SEPIC E CUK PARA CONEXÃO DE FONTE PROGRAMADA DE ALIMENTAÇÃO BASEADA EM INVERSOR DO TIPO BUCK EIE

Camila de Oliveira Dias*¹, Luiz Carlos Gomes de Freitas², Gustavo Brito de Lima², Luiz Carlos de Freitas², Danilo Borges Rodrigues³

¹Universidade Federal de Uberlândia (UFU), Núcleo de Qualidade da Energia Elétrica (NQEE), Uberlândia - MG

²Universidade Federal de Uberlândia (UFU), Núcleo de Pesquisa em Eletrônica de Potência (NUPEP), Uberlândia - MG

³Universidade Federal do Triângulo Mineiro (UFTM), Departamento de Engenharia Elétrica (DEE), Uberaba - MG

Resumo – Este artigo tem o propósito de apresentar um estágio de correção de fator de potência a ser conectado a uma fonte programável baseada na topologia do inversor Buck EIE. A estratégia utilizada para garantir o fator de potência unitário é baseada na utilização dos conversores Cuk e Sepic e também tem o propósito de fornecer tensões controladas na saída para correta alimentação do inversor.

Palavras-Chave – Buck EIE, Cuk, fator de potência, fonte programável, Sepic.

PFC STAGE DESIGN USING SEPIC AND CUK CONVERTERS ASSOCIATION FOR CONNECTION OF PROGRAMMED POWER SOURCE BASED ON BUCK EIE CONVERTER

Abstract - This paper has the purpose of presenting a power factor correction stage to be connected to a programmable source based on the topology of the Buck EIE inverter. The strategy used to ensure the unit power factor is based on the use of the Cuk and Sepic converters and also has the purpose of providing controlled voltages at the output for the correct supply of the inverter.

Keywords – Buck EIE, Cuk, Power factor, Programmable source, Sepic.

I. INTRODUÇÃO

As fontes de tensão programáveis são amplamente utilizadas em estudos de eletrônica de potência e de qualidade de energia. Isso se deve ao fato de serem capazes de gerar tensões contínuas e alternadas com amplitudes harmônicas diversas. Além disso, esse tipo de fonte é capaz de simular diversos efeitos de faltas elétricas como afundamentos e oscilações de tensão.

*camila.dias@ufu.br

Grande parte das fontes de tensão e corrente de alta qualidade é baseada em osciladores de frequência, amplificadores de potência lineares e controladores analógicos. Isso permite a geração de qualquer forma de onda, entretanto, limita a potência de saída e a frequência do sinal gerado, que depende do filtro LC do circuito [1]. Tal limitação pode se tornar um empecilho nos estudos realizados na área de qualidade de energia elétrica. Por isso, a possibilidade do uso de conversores como o Buck EIE é de grande utilidade, visto que esse tipo de conversor permite o controle individual da corrente no indutor do filtro e da tensão de saída através do controle específico de cada chave [1]. Dessa forma, garante-se tensão de saída constante para qualquer variação de carga.

É importante ressaltar que, por mais que esse tipo de fonte seja bastante eficiente na geração de diversas formas de onda de tensão, é necessário que um estágio regulador de fator de potência seja utilizado para evitar que a corrente drenada tenha elevado conteúdo harmônico. Além disso, é preciso garantir que o fator de potência seja mais próximo do unitário possível.

Nesse contexto, o objetivo deste trabalho consiste no desenvolvimento de um estágio capaz de promover a correção do fator de potência e a mitigação do conteúdo harmônico de corrente drenada de fontes programáveis de alimentação baseadas em conversores do tipo Buck EIE. O estágio consiste, fundamentalmente, na associação dos conversores Sepic e Cuk utilizando somente um interruptor de potência, e foi devidamente projetado e simulado no software PSim.

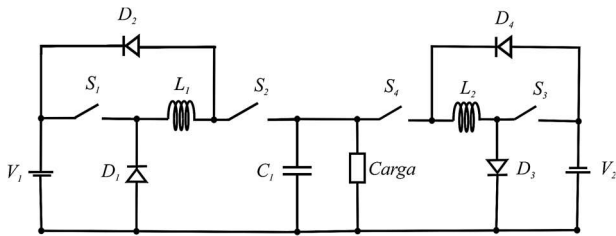
II. INVERSOR BUCK EIE

O inversor Buck EIE, mostrado na Figura 1, tem sua topologia baseada na associação de conversores CC-CC desenvolvidos a partir de uma célula de comutação ativa [2]. Sua finalidade consiste em fornecer uma tensão alternada totalmente controlada para a carga, cujos valores máximo e mínimo dependem das amplitudes das fontes de tensão contínua V_1 e V_2 , além de seguir o sinal de referência desejado. Dessa forma, é assegurada uma baixa distorção harmônica da tensão sem a necessidade da utilização de filtros passivos.

A célula de comutação ativa EIE foi desenvolvida com o objetivo de desenvolver novas topologias conversoras. A mesma é constituída por duas chaves e recebe essa denominação devido ao arranjo de fontes de tensão, corrente e tensão. O inversor Buck EIE é constituído pela associação em paralelo de dois conversores Buck EIE, que se diferem da topologia Buck tradicional por possibilitarem tensão de saída sem *overshoot* e independência entre os controles da corrente no indutor e tensão no capacitor [3].

Por ser uma topologia de conversor que possibilita o controle da corrente injetada na carga canalizando as correntes dos indutores para as fontes de alimentação através dos diodos e que permite um controle apurado da tensão de saída, o inversor do tipo Buck EIE pode ser utilizado em aplicações de amplificadores de áudio de altíssima fidelidade [4] e em fontes programáveis de tensão alternada para teste de qualidade de energia elétrica [1].

Figura 1: Inversor Buck EIE

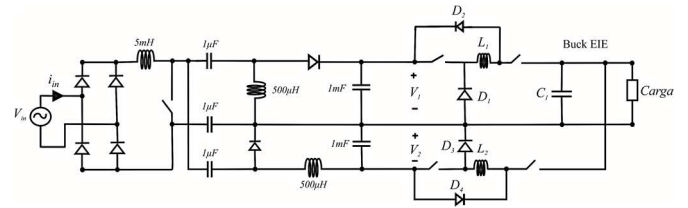


No que tange a aplicação de fontes programáveis de tensão alternada para estudos nas áreas de eletrônica de potência e qualidade da energia elétrica, nota-se, através da Figura 1, que o inversor Buck EIE necessita de duas fontes de tensão contínua para sua alimentação. Essa alimentação, por sua vez, pode ser fornecida por um estágio de entrada responsável pela retificação da tensão fornecida pela rede CA. Vale salientar que, sendo a potência requerida pela carga do inversor Buck EIE dependente da energia proveniente da rede CA de alimentação, o estágio de entrada deve ser capaz de operar com fator de potência unitário e com imposição de corrente com baixo conteúdo harmônico.

Uma vez que um fator de potência baixo causa problemas a vários equipamentos, inclusive aos próprios responsáveis por reduzir o FP, tais consequências endossam a importância do estudo de técnicas de correção do fator de potência, no intuito de minimizá-las.

Diversos tipos de estágios de correção de fator de potência são encontrados na literatura. Grande parte deles é baseada no uso de conversores, como Flyback, Buck, Cuk, Sepic, Zeta, Boost e suas variações [5]. Por sua vez, com o intuito de desenvolver um único estágio PFC de entrada capaz de fornecer duas tensões contínuas para a alimentação do inversor Buck EIE, esse trabalho propõe a utilização de uma associação de dois conversores (Cuk e Sepic) utilizando apenas um interruptor, conforme observado na Figura 2, cuja estratégia de controle envolve a imposição de corrente de entrada senoidal (baixíssimo conteúdo harmônico), a correção de fator de potência (corrente atacada com a tensão da rede CA de alimentação) e a regulação das tensões de saída (que alimentarão a fonte programável baseada no inversor Buck EIE). A Figura 2 mostra o estágio proposto, à esquerda, conectado ao inversor, à direita.

Figura 2: Estágio PFC conectado ao inversor Buck EIE



III. PROJETO DO ESTÁGIO DE CORREÇÃO DO FATOR DE POTÊNCIA (PFC)

O projeto foi iniciado a partir da análise dos dois conversores, Cuk e Sepic, de forma independente. As equações necessárias para o cálculo dos parâmetros utilizados foram obtidas a partir da modelagem realizada para o conversor operando com chave aberta e fechada. Também foi realizada a modelagem em espaço de estados para determinação das funções transferência dos conversores.

Após realizado o projeto dos conversores, foi feita a associação dos mesmos e, por fim, o projeto do circuito de controle responsável pela abertura e fechamento da chave.

A seguir, é mostrado o desenvolvimento do cálculo dos parâmetros do conversor Cuk. Para o conversor Sepic, o processo é análogo.

A. Cuk

Nas figuras 3 e 4 são mostrados os circuitos com a chave fechada e aberta, respectivamente.

Figura 3: Conversor Cuk com a chave fechada

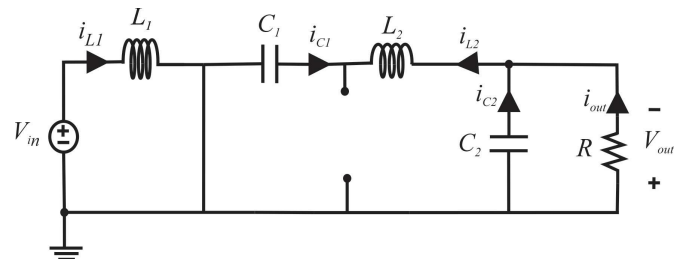
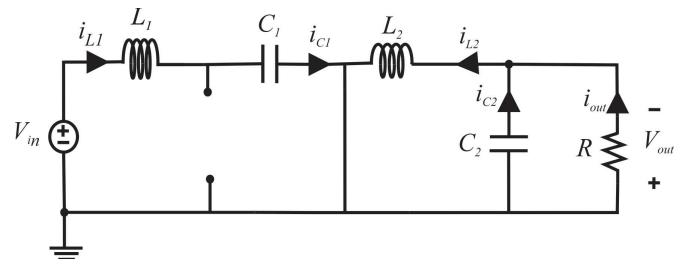


Figura 4: Conversor Cuk com a chave aberta



Ao aplicar a Lei de Kirchhoff das tensões para o circuito com a chave aberta, a seguinte relação pode ser estabelecida para a malha à esquerda:

$$V_{in} = V_{L1} + V_{C1} \quad (1)$$

Analisando a malha externa, tem-se que:

$$V_{in} - V_{L1} - V_{C1} + V_{L2} + V_{out} = 0 \quad (2)$$

Em regime permanente, o indutor tem o comportamento semelhante ao de um curto-circuito, logo a tensão no capacitor C_1 é dada por:

$$V_{C1} = V_{in} + V_{out} \quad (3)$$

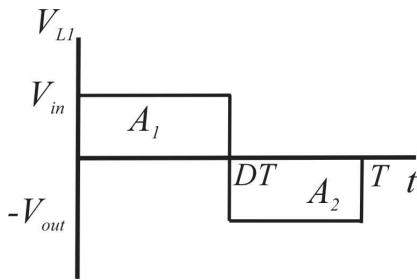
Substituindo (3) em (1), tem-se que, quando a chave está aberta, a tensão no indutor L_1 pode ser obtida por:

$$V_{L1} = -V_{out} \quad (4)$$

Durante o tempo em que a chave está fechada, o indutor L_1 está em paralelo com a fonte, logo a tensão a qual está submetido é a mesma da entrada, V_{in} .

Conhecendo a magnitude da tensão, para os dois comportamentos possíveis da chave, é possível construir o gráfico da tensão no indutor L_1 , mostrado na Figura 5.

Figura 5: Gráfico de V_{L1} em função do tempo



Sabendo que, para correntes periódicas, a tensão média num indutor é nula, é possível fazer a análise do gráfico da Figura 5 através das áreas.

$$\frac{A_1 + A_2}{T} = 0 \quad (5)$$

Na qual A_1 é a área quando a chave está fechada, A_2 a área quando a chave está aberta e T , o período.

Substituindo os valores, tem-se que:

$$\frac{V_{in} \times D \times T + (-V_{out}) \times (T - D \times T)}{T} = 0 \quad (6)$$

Colocando o período em evidência na segunda parcela da equação,

$$\frac{V_{in} \times D \times T + (-V_{out}) \times T \times (1 - D)}{T} = 0 \quad (7)$$

Logo,

$$V_{in} \times D - V_{out} \times (1 - D) = 0 \quad (8)$$

Manipulando a equação tem-se, finalmente, que:

$$\frac{V_{out}}{V_{in}} = \frac{D}{1 - D} \quad (9)$$

A especificação dos indutores é feita a seguir.

Sabe-se que

$$V_{L1} = \frac{L_1 \times \Delta I_{L1}}{\Delta T} \quad (10)$$

Também é possível inferir, a partir do gráfico da Figura 6, que com a chave ligada, a tensão no indutor é equivalente à

tensão de entrada. O tempo em que a chave fica fechada pode ser representado por $D \times T$, que substituirá o termo ΔT na expressão anterior.

$$V_{in} = \frac{L_1 \times \Delta I_{L1}}{D \times T} \quad (11)$$

Isolando a indutância, tem-se que:

$$L_1 = \frac{V_{in} \times D \times T}{\Delta I_{L1}} \quad (12)$$

Como o período (T) é o inverso da frequência de chaveamento (F_s), a equação de L_1 pode ser reescrita.

$$L_1 = \frac{V_{in} \times D}{\Delta I_{L1} \times F_s} \quad (13)$$

Como o cálculo do indutor L_2 é equivalente ao realizado para L_1 , pode-se generalizar a equação da seguinte forma:

$$L_i = \frac{V_{in} \times D}{\Delta I_{Li} \times F_s} \quad (14)$$

As equações dos capacitores C_1 e C_2 também podem ser deduzidas com certa facilidade.

Sabe-se que

$$|i_c| = C \times \frac{dv_c}{dt} \quad (15)$$

Durante o tempo em que a chave permanece fechada, $i_{C1} = -i_{L2}$. Por outro lado, a corrente no indutor L_2 pode ser calculada dividindo-se a tensão de saída, V_{out} , pela resistência R . Por conseguinte, a equação pode ser transcrita da seguinte forma:

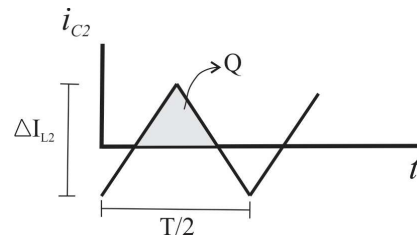
$$\frac{V_{out}}{R} = \frac{C_1 \times \Delta V_{C1}}{D \times T} \quad (16)$$

Utilizando o inverso do período como anteriormente e isolando C_1 , tem-se que:

$$C_1 = \frac{V_{out} \times D}{R \times \Delta V_{C1} \times F_s} \quad (17)$$

Já para o capacitor C_2 , é necessário analisar o gráfico da sua corrente em função do tempo.

Figura 6: Gráfico de i_{C2} em função do tempo



Como ΔQ_2 é dada pela multiplicação entre ΔV_{C2} e C_2 , tem-se pelo gráfico que:

$$\frac{1}{2} \times \frac{T}{2} \times \frac{\Delta I_{L2}}{2} = \Delta V_{C2} \times C_2 \quad (18)$$

Fazendo as multiplicações à esquerda,

$$\frac{T \times \Delta I_{L2}}{8} = \Delta V_{C2} \times C_2 \quad (19)$$

Como mostrado anteriormente, L_2 é dado por:

$$L_2 = \frac{V_{in} \times D}{\Delta I_{L2} \times F_s} \quad (20)$$

Isolando ΔI_{L2} ,

$$\Delta I_{L2} = \frac{V_{in} \times D}{L_2 \times F_s} \quad (21)$$

Substituindo ΔI_{L2} , utilizando a frequência de chaveamento e isolando C_2 , a equação 19 se torna

$$C_2 = \frac{V_{in} \times D}{8 \times L_2 \times \Delta V_{C2} \times F_s^2} \quad (22)$$

Com todas essas equações é possível projetar o circuito do conversor de modo a obter a tensão de saída desejada.

B. Sepic

O SEPIC é um conversor quase idêntico ao Cuk, no entanto, possui uma indutância simples no primário. É capaz de produzir uma tensão de saída maior ou menor que a tensão de entrada, mas sem inverter sua polaridade [6].

Ao realizar a mesma análise feita para o conversor Cuk, tem-se que a equação 6 também é válida. Por conseguinte,

$$\frac{V_{out}}{V_{in}} = \frac{D}{1-D} \quad (23)$$

A especificação dos indutores e do capacitor C_1 também é equivalente à deduzida para o conversor Cuk, resultando nas equações 14 e 17, respectivamente. Já o capacitor C_2 pode ser calculado através da equação 24, obtida por meio da análise de corrente no mesmo para a configuração de chave fechada.

$$C_2 = \frac{V_{out} \times D}{R \times \Delta V_{C2} \times F_s} \quad (24)$$

Para a escolha dos elementos, foram estabelecidas uma tensão de entrada de pico de 180 V, tensão de saída de 100 V, potência de saída de 200 W e frequência de chaveamento 25 kHz. Dessa forma, tem-se:

Tabela I - Valores Projetados

Variáveis projetadas	Cuk	Sepic
Razão Cíclica	0,466	0,466
Capacitor C1	2 μ F	2 μ F
Capacitor C2	1mF	1mF
Indutor L1	5mH	5mH
Indutor L2	500 μ H	500 μ H
Resistor de carga	50 Ω	50 Ω

C. Funções de transferência

Para a determinação das funções de transferência, foi feita a modelagem em espaço de estados como proposto em [7].

Sabe-se que qualquer sistema físico com múltiplas entradas e saídas pode ser modelado como um sistema linear invariante no tempo, representando-o no espaço de estados de acordo com a relação matricial exposta a seguir.

$$\dot{x}(t) = A \cdot x(t) + B \cdot u(t) \quad (25)$$

Na qual,

$x(t)$ é o vetor de estados;

$\dot{x}(t)$ é a derivada do vetor de estados;

$u(t)$ é o vetor de entrada;

A é a matriz de sistema e

B é a matriz de entrada.

Os dois conversores utilizados possuem apenas uma chave, que estabelece duas configurações de circuito, uma para chave aberta e outra para chave fechada. Para cada uma dessas configurações, são determinadas matrizes A e B.

Ao aplicar a Lei de Kirchhoff para o circuito com chave fechada obtém-se as matrizes A_1 e B_1 , ao mesmo tempo que para a chave aberta, são encontradas A_2 e B_2 . Para o conversor Cuk tem-se:

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{L_2} & -\frac{1}{L_2} \\ 0 & -\frac{1}{C_1} & 0 & 0 \\ 0 & \frac{1}{C_2} & 0 & -\frac{1}{R \times C_2} \end{bmatrix} \text{ e } B_1 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (26)$$

$$A_2 = \begin{bmatrix} 0 & 0 & -\frac{1}{L_1} & 0 \\ 0 & 0 & 0 & -\frac{1}{L_2} \\ \frac{1}{C_1} & 0 & 0 & 0 \\ 0 & \frac{1}{C_2} & 0 & -\frac{1}{R \times C_2} \end{bmatrix} \text{ e } B_2 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (27)$$

Para o Sepic:

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{L_2} & 0 \\ 0 & -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{1}{R \times C_2} \end{bmatrix} \text{ e } B_1 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (28)$$

$$A_2 = \begin{bmatrix} 0 & 0 & -\frac{1}{L_1} & -\frac{1}{L_1} \\ 0 & 0 & 0 & -\frac{1}{L_2} \\ \frac{1}{C_1} & 0 & 0 & 0 \\ \frac{1}{C_2} & \frac{1}{C_2} & 0 & -\frac{1}{R \times C_2} \end{bmatrix} \text{ e } B_2 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (29)$$

Através das matrizes de estado obtidas, seguindo a análise por espaço de estados foi possível obter as funções transferências dos dois conversores.

O desenvolvimento das equações foi omitido em função de sua extensão e complexidade, no entanto, as equações que foram utilizadas estão dispostas a seguir:

$$A_{med} = A_1 \cdot D_{med} + A_2 \cdot [1 - D_{med}] \quad (30)$$

$$B_{med} = B_1 \cdot D_{med} + B_2 \cdot [1 - D_{med}] \quad (31)$$

$$X_{med} = -A_{med}^{-1} \cdot B_{med} \cdot U_{med} \quad (32)$$

Nas quais,

A_{med} é a matriz de sistema por valores médios;

B_{med} é a matriz de entrada por valores médios e

X_{med} é o vetor das variáveis de estado no ponto de operação.

As funções de transferência dos dois conversores relacionam a tensão de saída com a corrente de entrada. Isso porque conversores desse tipo variam a corrente no indutor de entrada a fim de controlar a tensão fornecida à carga, mantendo adequado o processamento de potência. Para tanto, foi utilizada a equação 33.

$$G_{xu}(s) = \frac{X(s)}{U(s)} = (s \cdot I - A_{med})^{-1} \cdot B_{med} \quad (33)$$

As variáveis de interesse, v_{C2} e i_{L1} , são os elementos da quarta e primeira colunas de $G_{xu}(s)$, respectivamente. Logo, foi necessário realizar a divisão de G_{xu3} por G_{xu1} , resultando nas funções de transferência do conversor Cuk e do conversor Sepic, mostradas em (34) e (35), respectivamente.

$$\frac{D \cdot R - D^2 \cdot R}{C_2 \cdot R \cdot D^2 \cdot s + D^2 + C_1 \cdot C_2 \cdot L_2 \cdot R \cdot s^3 + C_1 \cdot L_2 \cdot s^2 + C_1 \cdot R \cdot s} \quad (34)$$

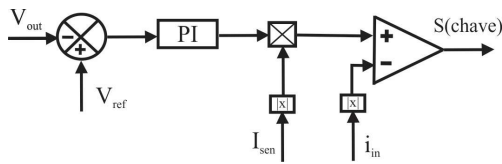
$$\frac{s^2(C_1 \cdot L_2 \cdot R - C_1 \cdot D \cdot L_2 \cdot R) + D \cdot R - D^2 \cdot R}{D^2 + C_1 \cdot L_2 \cdot s^2 + C_1 \cdot R \cdot s - 2 \cdot C_1 \cdot D \cdot R \cdot s + (C_1 + C_2) \cdot D^2 \cdot R \cdot s + C_1 \cdot C_2 \cdot L_2 \cdot R \cdot s^3} \quad (35)$$

As equações apresentadas foram utilizadas para o projeto do controlador PI empregado no circuito.

D. Circuito de controle

Os sinais sensorizados de tensão e corrente são enviados para o circuito de controle, mostrado na Figura 7. Esse circuito é responsável por enviar os comandos de abrir e fechar para a chave.

Figura 7: Diagrama do circuito de controle



O PI é responsável por minimizar o erro entre as tensões sensorizadas na saída e de referência. A saída desse controlador é multiplicada pela referência gerada por um PLL (*Phase-Locked Loop*). Então, é feita a comparação entre a corrente de entrada i_{in} e o produto dessa multiplicação, cuja saída é o que vai determinar se a chave do circuito deve permanecer aberta ou fechada naquele instante. A chave abre quando a corrente de entrada i_{in} é maior que a referência de corrente resultante da multiplicação da saída do PI e da referência gerada pelo PLL. Obviamente, a chave é fechada quando a corrente sensorizada na entrada é menor que a referência. Dessa forma, é a partir da manipulação da amplitude da corrente de entrada que as tensões de saída são controladas.

A tensão V_{out1} é sensorizada, e aplicada no circuito de controle, como mostrado na Figura 7, a fim de que o PI possa reduzir ao máximo o erro entre a mesma e a referência (V_{ref})

de 100V, de modo que a tensão de saída se mantenha no valor desejado. Nessa seção será mostrado como foi projetado o controlador utilizado.

Ao substituir os valores apresentados na Tabela I em (34) e (35), é possível obter (36) e (37).

$$G(s) = \frac{12,4422}{5 \cdot 10^{-11} \cdot s^3 + 10^{-9} \cdot s^2 + 0,0109575 \cdot s + 0,217156} \quad (36)$$

$$G(s) = \frac{267 \cdot 10^{-10} \cdot s^2 + 12,4422}{5 \cdot 10^{-11} \cdot s^3 + 10^{-9} \cdot s^2 + 0,1086 \cdot s + 0,217156} \quad (37)$$

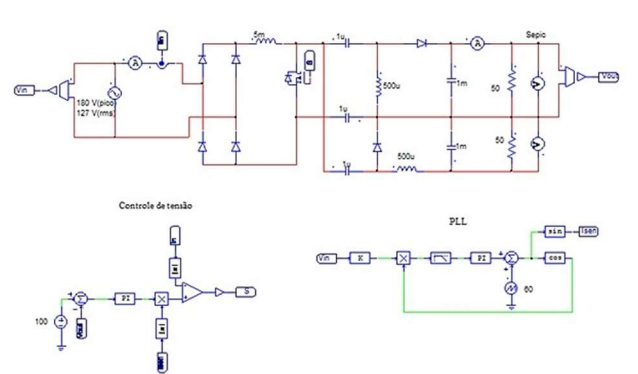
O projeto do controlador PI foi realizado visando achar controlador semelhante aos dois sistemas. Uma vez que, para conversores CC-CC tradicionais, a largura de banda deve ser escolhida entre 1/5 e 1/1000 vezes a frequência de chaveamento [8], para garantir a rapidez do sistema, o valor estabelecido foi de 150 rad/s. Bem como, a margem de fase escolhida foi de 60°, visto que deve estar entre 45° e 90°, a fim de assegurar estabilidade sem redução da velocidade da resposta transitória. A equação do controlador encontrada, representada por (38), foi empregada no PI da simulação realizada no *software* PSim.

$$C = 0,067227 \times \frac{(1 + 0,17s)}{s} \quad (38)$$

IV. RESULTADOS

O circuito utilizado para a simulação no *software* PSim é mostrado na Figura 8. O objetivo da simulação é validar o projeto do estágio PFC de entrada da fonte programável baseada no inverso Buck EIE dos pontos de vista de imposição de corrente de entrada senoidal e em fase com tensão da rede CA e de regulação da tensão aplicada à entrada do inversor Buck EIE. Para simular o estágio PFC de forma isolada, considerou-se o inversor Buck EIE com duas resistências de carga.

Figura 8: Circuito simulado no PSIM



As figuras 9, 10 e 11 foram obtidas através da simulação e se referem ao circuito em regime permanente. A Figura 9 mostra a forma de onda obtida para a corrente de entrada, i_{in} , do circuito. É possível observar que a mesma se apresenta com aspecto bastante próximo de uma senoide perfeita e com baixíssima distorção, da ordem de 4,79%, de acordo com a simulação realizada.

A corrente de entrada é apresentada juntamente com a tensão da rede CA (com amplitude reduzida) na Figura 10. Ao

analisar as duas formas de onda simultaneamente, é verificado que, assim como previsto, as duas se encontram em fase, garantindo fator de potência unitário.

Figura 9: Corrente de entrada

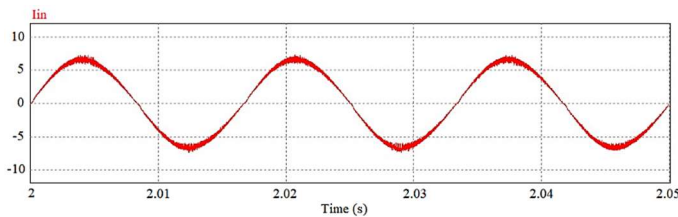
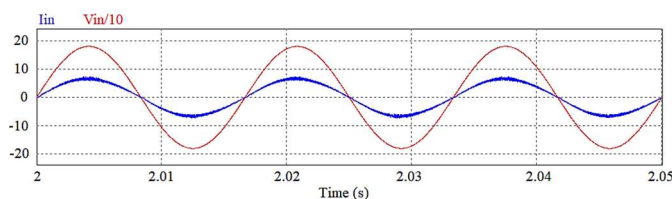
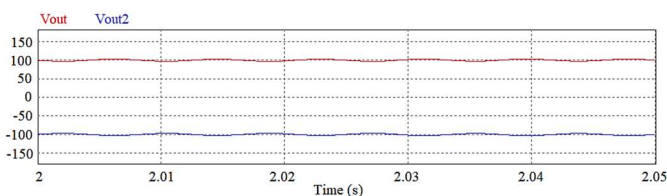


Figura 10: Corrente e tensão de entrada



Além de garantir que corrente e tensão estivessem em fase, outro propósito do circuito era obter a tensão desejada na saída. Como o circuito é baseado em dois conversores, o propósito era obter 100V sobre a carga conectada ao Sepic e -100V sobre a carga conectada ao Cuk, visto que esse tipo de conversor apresenta inversão de polaridade na saída. Como pode ser observado através da Figura 11, esse objetivo também foi alcançado, em que a tensão V_{out} representa a saída do conversor Sepic e V_{out2} a saída do conversor Cuk.

Figura 11: Tensões de saída



V. CONCLUSÕES

Foi apresentada uma topologia de estágio de correção de fator de potência a ser utilizada na alimentação de um inversor do tipo Buck EIE que compõe uma fonte de tensão programável, cuja concepção é baseada na associação de conversores Cuk e Sepic utilizando um único interruptor. Esse circuito teve como principais propósitos garantir que (1) a tensão da rede CA e a corrente de entrada estejam em fase, resultando em um fator de potência unitário; (2) a forma de onda da corrente de entrada apresente baixa distorção harmônica; e (3) as tensões de saída do estágio de correção do fator de potência sejam mantidas em valores regulados para diferentes condições de cargas e de alimentação da rede CA.

Foram obtidos resultados em simulações realizadas no *software* PSim e a resposta foi bastante satisfatória, uma vez que os objetivos traçados foram alcançados. Com as tensões

obtidas, é possível conectar o estágio PFC à entrada do inversor Buck EIE, garantindo trabalhos futuros envolvendo o desenvolvimento de uma fonte programável para utilização em pesquisas voltadas para as áreas de eletrônica de potência e de qualidade da energia elétrica.

REFERÊNCIAS

- [1] PADULA, A. S. Desenvolvimento de uma fonte programável com controle baseado na realimentação de variáveis de estado utilizando alocação de polos. 2016. 78 f. Monografia – Faculdade de Engenharia Elétrica, Universidade Federal do Triângulo Mineiro, Uberaba, 2016.
- [2] COSTA, N. M. A. et al. Uma nova abordagem para inversores multiníveis em cascata utilizando células de comutação EIE. VIII Conferência de Estudos em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 2010. Disponível em: < http://www.ceel.eletrica.ufu.br/artigos2010/ceel2010_20.pdf>. Acesso em: 13 jul. 2017.
- [3] COSTA, N. M. A. et al. *Multilevel inverter based on cascaded association of Buck EIE inverters*. *IET Power Electronics*, v. 6, p. 1165-1174, 2013.
- [4] BISSOCHI JUNIOR, C. A. Proposta de uma nova família de conversores denominados EIE: aplicações em áudio, análise genérica e resultados experimentais. 2003. 330 f. Tese (Doutorado em Engenharia Elétrica) - Programa de Pós Graduação em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 2003.
- [5] POMILIO, J. A. “Pré reguladores de fator de potência”. Campinas, 2007. Apostila elaborada pelo professor José Antenor Pomilio para os cursos de pós graduação em Engenharia Elétrica na Universidade Estadual de Campinas. Disponível em: <<http://www.dsce.fee.unicamp.br/~antenor/pfp.html>> . Acesso em 14 dez. 2017.
- [6] HART, D. W., *Eletrônica de Potência: Análise e Projetos de Circuitos*. Tradução: Romeu Abdo. Revisão Técnica: Antônio Pertence Júnior. Porto Alegre: AMGH, 2012.
- [7] COSTA, A. V. Proposta de técnica para aumento de suportabilidade a afundamentos temporários de tensão em acionamentos de velocidade variável. 2013. 200 f. Tese (Doutorado em Engenharia) – Programa de Pós Graduação em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 2013.
- [8] LIMA, G. B. Projeto de controladores: Modelagem matemática através de variáveis de estado. Uberaba, 2014. Notas de aula da disciplina Conversores Aplicados a Fontes de Energia Alternativas, professor Gustavo Brito de Lima, Faculdade de Engenharia Elétrica, Universidade Federal do Triângulo Mineiro.
- [9] RODRIGUES, D. B. Retificador híbrido trifásico com fator de potência unitário, alta densidade de potência e ampla faixa de regulação de tensão no barramento em corrente contínua para conexão em microrredes. 2016. 238f. Tese (Doutorado em Engenharia Elétrica) - Programa de Pós Graduação em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 2016.